

4 J - 9

# 組合せ論理回路の一致故障 検査方式とその応用

立木<sup>1</sup> 滋也、羽賀<sup>2</sup> 隆洋

(鈴鹿工業高等専門学校) (愛知工業大学)

## 1. はじめに。

近年の論理回路の大規模化、高密度化高機能化などに伴い、故障診断（検査）、フォールトトレランス分野の応用の重要性がますます大きくなっている。論理回路の故障検査の方法は、ソフト的な方法とハード的な方法とに大別されるが、本論文では、故障の発見の迅速性、信頼性を重視して、ハード的な方法（我々により、一致故障検査方式と名付けられた方式）を提案、考察する。

## 2. 一致故障検査回路。

本文では、図1の一致故障検査方式を考える。それは、（被検査）論理回路の入力側検査情報  $w(x_1, \dots, x_n)$ 、及び、出力側検査情報  $z(y_1, \dots, y_m)$  の一致をとり、それらに差があれば誤り信号  $e = 1$  を出力する。但し、正常時に  $e = 1$  とならないために、 $z(y(x))$  を  $x$  の関数とみなしたとき、それが  $w(x)$  と一致しなければならない。

次に、この一致検査方式を基礎として、ANDインバース、出力側AND並列出力側ANDの各種の検査回路の構成法、および、その性質について述べる。

## 2. 1. ANDインバース形検査回路。

ここで定義されるANDインバース形検査回路は上記の一致検査回路の特別な場合であって、論理回路の入・出力関係（真理値表）において、1対1のところが少なくとも1個存在していれば構成可能となる。すなわち、ある出力値  $b = (b_1, \dots, b_m)$  が、ある入力値  $a = (a_1, \dots, a_n)$  に対してのみ出力されるとき、

$$w(x) = \text{AND}(x_1^a, \dots, x_n^a)$$

$$z(y) = \text{INV}(w(x))$$

$$= \text{AND}(y_1^b, \dots, y_m^b) \quad (x^0 = \bar{x}, x^1 = x)$$

により、 $w, z$  を定める。ここに、一般に  $\text{INV}(w(x))$  は、 $w(x)$  を  $y_1, \dots, y_m$  から逆に構成するためのインバース回路の出力を表わす（図2参照）。上記で選ばれた入・出力の値  $a, b$  を、各々入力側 basic code、出力側 basic code と呼ぶ。

## 2. 2. 出力側AND検査回路。

本検査回路はANDインバース形検査回路の変形ないしは拡張として定められる。すなわち、論理回路の入・出力関係において、すべての出力の組がいずれも2つ以上の入力の組から出力されるときには、1つの出力側 basic code  $b = (b_1, \dots, b_m)$  を適当に選び、その  $b$  を出力する、すべての入力側の code  $a^{(1)} = (a_1^{(1)}, \dots, a_n^{(1)})$ ,  $\dots$ ,  $a^{(t)} = (a_1^{(t)}, \dots, a_n^{(t)})$  を入力側 basic code として図3のように用いることが考えられる。

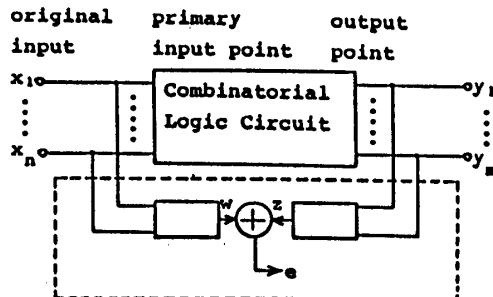


図1. 一致故障検査方式

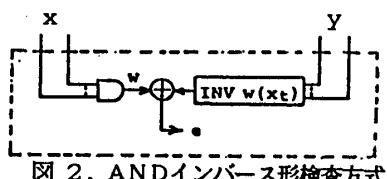


図2. ANDインバース形検査方式

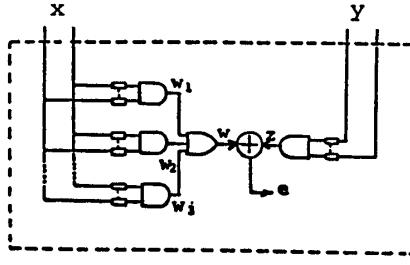


図3. 出力側AND検査方式

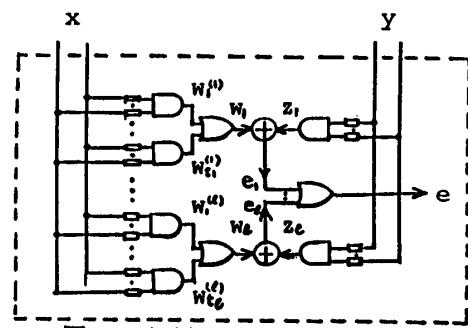


図4. 並列出力側AND検査方式

The Coincidence Error Detecting Scheme for the Combinatorial Logic Circuits and its applications.

1. Shigeya TSUIKI

SUZUKA COLLEGE of TECHNOLOGY

2. Takahiro HAGA

AICHI INSTITUTE of TECHNOLOGY

図3において、

$$\begin{aligned} w(x) &= w_1(x) + \cdots + w_t(x) \\ &= (x_1^{a_1}, \dots, x_n^{a_n}) + \cdots + (x_1^{b_1}, \dots, x_n^{b_n}) \\ z(y) &= y_1^b, \dots, y_m^b \end{aligned}$$

として構成した方式を出力側AND検査方式と呼ぶ。この方式では、入力側 basic code 間の相互の影響によって、検出される故障が減少する現象（この現象を basic code group 内相互干渉と呼ぶ）がみられる。

### 2. 3. 並列出力側AND検査回路。

この方式は、故障検出速度を、先の2つの検査方式より、より迅速にすることを主目的としたもので、先の出力側AND検査回路を図4のようにいくつか並列に接続した構成で与えられる。出力側AND方式よりさらに検出機能が複雑になり、basic code group 内相互干渉の他に、新たに、basic code group 間相互干渉が生ずる。

### 3. 検査方式の良さの3つの尺度。

$$(1) \text{ 故障検出率 } \zeta_a = \mu_d / \mu$$

ここに、 $\mu$  はすべての故障の総数、 $\mu_d$  は検出可能な故障の個数。

$$(2) \text{ 平均テスト速度 } \zeta_s = \left\{ \sum_{f \in F_d} (\#(T_f)) / 2^n \right\} / \mu_d$$

ここに、 $T_f$  は故障  $f$  に対するテスト入力集合、 $F_d$  は検出可能な故障の集合、 $\#(T_f) / 2^n$  は故障  $f$  に対するテスト入力の割合。

$$(3) \text{ 冗長度 } \gamma = 1 - N_c / (N_c + N_d)$$

ここに、 $N_c$  は論理回路の素子数、 $N_d$  は検査回路の素子数。

### 4. 3つの尺度による各検査方式の評価。

各検査方式に対する、3つの尺度の値をまとめると次のようになる。

ただし、下表は、論理回路の入力点のみの多重故障を考慮した場合であり、出力側AND方式では、 $t$  個の入力側 basic code が使用され、また、並列出力側AND方式では、 $t_1, t_2, \dots, t_l$  個の各々の入力側 basic code をもつ、1個のgroup をbasic code groupとして使用したこと。

検査方式	尺度	$\zeta_a$	$\zeta_s$	$N_d$
AND インバース	1	$(3^n - 2^n) / [2^{n-1}(3^n - 1)]$		AND 2, OR 1
出力側AND	1	$[t(3^n - 2^n) - 2 \sum_{i=1}^{t-1} \sum_{j=i+1}^t 2^k] / [(2^{n-1} - 1)(3^n - 1)]$		AND $t+1$ , OR 1
並列出力側AND	1	$[P_\ell(3^n - 2^n) - \sum_{i=1}^{P_\ell-1} \sum_{j=i+1}^{P_\ell} 2^k - \sum_{k=1}^{\ell} (\sum_{l=1}^{k-1} \sum_{j=l+1}^k 2^k)] / [(2^{n-1} - 1)(3^n - 1)]$		AND $P_\ell+1$ , OR $\ell+1$ , OR 1

$$(P_\ell = \sum_{i=1}^{\ell} t_i, k_{i,j} \text{ は } x_{1,i} \text{ と } x_{1,j} \text{ の一致桁数})$$

### 5. 終りに。

任意に与えられた論理回路への適用万能性、および、先の表から、出力側AND方式や並列出力側AND方式が勝れた検査方式として挙げられよう。特にフォールトトレランス分野に要求される経済性、迅速性などを考慮すれば、basic code 数およびbasic code groupが的確に選ばれた、並列出力側AND方式が、最も有効な検査方式といえよう。

### 参考文献

- (1) 立木、羽賀、福村：信学論（A），J61-A，
- (2) 立木、羽賀、：信学論（A），J73-A, 1, pp. 112-120
- (3) 立木、羽賀、：FTC研究会, 1991. 1. 19