

対象モデルによる論理回路の故障診断システム

2F-2

大森康正* 福田秀一** 上野晴樹*
*東京電機大学 **日本IBM(株)

1. はじめに

パーソナルコンピュータ等のデジタル技術の進歩により、論理回路の構成が複雑化、大規模化されてきた。それにともない論理回路の故障診断、検査が重要視されるようになってきた。診断、検査の方法としてはテストパターンを用いて故障箇所を同定するやり方がとられる。しかし、100%の故障検出率を保証するテストパターンを設計者が生成することはもはや不可能である。近年、知識ベースシステムを構築することによって故障診断を行うシステムが盛んに研究、開発されてきた。それらの多くは経験的な知識に基づいて知識ベースが構築されている。しかし、このようなシステムの限界が指摘されている[1]。そこで、対象そのものに関するモデルを用いた方法が提案されている。我々も、対象モデルを用いたモデルベース推論の方法を提案し、幾つかの実験システムを試作[1,3]してきた。

本稿では、すでに提案している対象モデルの概念[1]を用いたLogic levelとCircuit levelに適用可能なモデルとそれを用いた故障診断システムについて述べる。

2. 故障診断システム

2.1 診断対象

ここで扱う対象は、組み合わせ論理回路の一種である4ビットの全加算回路である。この全加算回路はキャリ先見方式の高速タイプである。この対象としている回路は次のような特徴を有しているものとする。Logic levelにおける論理回路図は一般にパッケージとして市販されている物に準拠したものである。物理的な構成単位はTTL-ICによって構成されている。使用されているTTL-ICは、AND, ORなどの単純ゲートである。回路を機能的に意味のあるブロックに細分化できる。

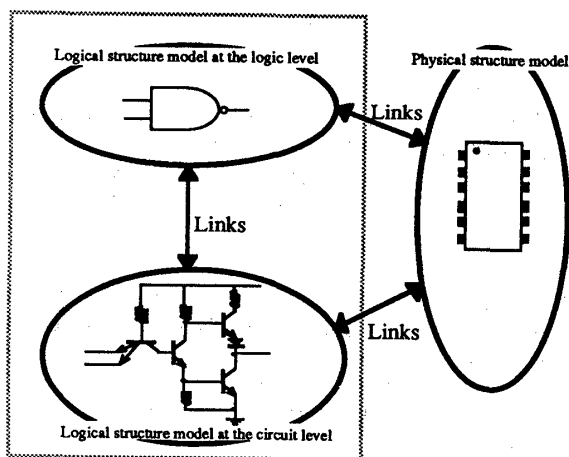


図1 論理/物理構成モデルの関係

2.2 知識表現

デジタル回路のLogic levelおよびCircuit levelの論理構成モデルと物理構成モデルの知識表現について述べる。その3つのモデルの関係を図1に示す。各モデルとも参考文献[1]で示したように対象を抽象-具体関係と全体-部分関係を用いて表現する。

Logic levelにおける論理構成モデルは、基本となる階層は3段階(上位から概念対象レベル-特定対象レベル-具体対象レベル)に設定する。これを、その階層構造の基本とする。この階層を軸として横方向に機能ブロックの包含関係(全体-部分関係)を展開する。このようにして構成された階層構造の各ノードの部分がそれぞれ対応するフレームによって記述される。すでに我々はLogic Levelにおけるフレームの記述方法を提案している[3]が、デジタルシステムを表現する場合、異なったいくつかのレベル全てを統一的に表現できなければならない。そこで、モデル表現を拡張性がよい参考文献[2]の方法で統一する。しかしながらLogic Levelを表現するためには論理式、Circuit Levelでは回路方程式をブラックボックスモデルに記述する必要がある。したがって記述形式を一部変更した。その記述方法は、挙動名スロット(behaviors slot)に挙動の一覧を記述する。各挙動は挙動スロット(スロット名に接頭辞!があるもの)に表1の様に記述する。なお、入力状態共通部の数と入力束縛の数は一致し、対応が順番にとれるように記述する。

表1 振る舞い(BBM)の記述形式

!behavior-name	([テンプレート] 入出力状態関係*)
テンプレート	((入力状態共通部)* --> 出力状態共通部*)
入出力状態関係	((入力束縛)* --> 出力束縛*)
	! (回路方程式) ; 回路レベルの時のみ有効
入力束縛	属性の非共通部 属性データ
出力束縛	属性の非共通部 属性データ 論理式
属性	. ポート / (データ型) +
属性データ	数値 H L " 定数" <変数>

図2にLogic levelのフレームの表現例を示す。図2の!adderスロットは、「.c1ポートの/input属性が<c1>、.p2ポートの/input属性が<p2>で、.g2ポートの/input属性が<g2>ならば.c1ポートの/output属性は論理式で計算した結果(ex or <c1> (and (not <p2>)) <g2>))となる。」ことを示している。<c1>,<p2>,<g2>はそれぞれ変数である。

Circuit levelの論理構成モデルも同様にして階層構造が設定される。Circuit levelにおけるブラックボックスモデルの振る舞いの記述は回路方程式を基に記述する。この場合ブラックボックスはポート間の電圧と電流を表現することになる。なお、抵抗器は抵抗値、枝電流、枝電圧を内部状態として捉え記述する。さらに、グレイボックスモデルの機能パスは回路のすべての閉路を記述する。各レベルには典型的な故障事例をルールとして表現する。例えば、TTL-NANDゲート(Circuit level)の場合、『信号線Z(出力線)における値がハイレベルに固定されているならば、信号線Zの開放かグラウンド開放である。』などである。

Troubleshooting System for Logical Circuit based on Object Model

Yasumasa OOMORI*, Hidekazu FUKUDA** and Haruki UENO*
*Tokyo Denki University, **IBM japan

各モデル間のリンクは図2のlogical-component-linksとphysical-component-linksスロットで表現する。その記述はリンクしているモデルの名前とスロットportsに対応しているリンク先のポート名およびこの構成要素に対応する相手方のユニット名をそれぞれキーワードの後に記述する。その記述は次の様になる。

```
((:model (model-name ...) :ports (port-name ...)
:units (unit-name ...)) ...)
```

```
FRAME NAME: Adder2-a      FRAME TYPE: class
a-kind-of      frame      Adder2
d-descendants   flist      (Adder2-a-i)
partof        frame      4BitBinaryFulladder
ports         list      (.c1 .p2 .g2 .1)
.c1           list      ((/input :value (H L)))
.p2           list      ((/input :value (H L)))
.g2           list      ((/input :value (H L)))
.1           list      ((/output :value (H L)))
behaviors     list      (!adder)
!adder        list      ((.c1 .p2 .g2 --> .1)
(/input <c1> /input <p2> /input <g2>
-->
/output (exor <c1> (and (not <p2>)
<g2>))))

hasparts      flist      (exor2-a and3-a activel2-a)
links         list      (_line1 _line2 _line3
_line4 _line5 _line6)
_line1        list      ((.c1 exor2-a.c1)
:data-categories (/input :value (H L)))
_line2        list      ((.p2 activel2-a.p2)
:data-categories (/input :value (H L)))
_line3        list      ((.g2 and3-a.g2)
:data-categories (/input :value (H L)))
_line4        list      ((and3-a.a3 exor2-a.a3)
:data-categories (/input :value (H L)))
_line5        list      ((activel2-a.l2 and3-a.l2)
:data-categories (/input :value (H L)))
_line6        list      ((exor2-a.1 .1)
:data-categories (/output :value (H L)))
functional-path list
!!adder       list      ((&parallel (.c1 _line1)
(&parallel (.p2 _line2
activel2-a _line5)
(g2 _line3))
and3-a _line4 ))
exor2-a _line6 .1)

logical-component-links list
list          ((:model circuit-level
:ports (adder2.c adder2.a
adder2.b adder2.d)
:units(adder2)))

physical-component-links list
list          ((:model physical-adder
:ports (exor-ic.2 not-ic.2
and-ic.3 exor-ic.4)
:units (exor-ic not-ic and-ic)))
```

図2 Adder2-aフレームの表現例

2.3 診断プロセス

ここで想定している故障は、Logic levelでは、単一出力縮退故障、Circuit levelでは、信号線の開放、短絡である。図3に診断プロセスのイメージを示す。このプロセスでは常に物理構成モデルによって可観測であるかの確認を行っているものとする。まず、診断の最初の着目構成要素を論理構成モデルの4BitBinaryFullAdderとする。この構成要素の入力に対する出力に異常が見られたとする。このうち入力に対して異常な出力を出すポートと正常な出力を出すポートに分け、それぞれ異常値伝播経路と正常値伝播経路を求める。つぎにその両経路を重ね合わせて異常の可能性のある構成要素とそうでないものに分割する。この図3の場合、Adder2が異常の可能性のある構成要素として次に着目する構成要素とする。もしこの構成要素の入出力が可観測であるなら同様にして振る舞いによって異常があるかどうかを診断する。その結果、その構成要素が異常な出力を出していると判断された場合、同様に異常値伝播経路と正常値伝播経路を求める。この場合、異常値伝播経路のみなのでその全てを異常の可能性のある構成要素とし

て着目構成要素とする。もし、ここで着目構成要素が可観測でなければ、着目構成要素が含まれて入出力が可観測であるような機能ブロックまで戻り、異常値伝播経路上の縮退故障を求めるテストパターンを生成する。そのテストパターンを用いて診断を行う。その結果、Exor2とAnd3の間の信号線の1縮退と判断されたとする。その結果から考えられる、Circuit levelでの故障状態を診断ルールを用いた推論の結果として示す。この場合、その信号線の開放かAnd3のグランド開放などが推測されるのでそれをユーザに示す。

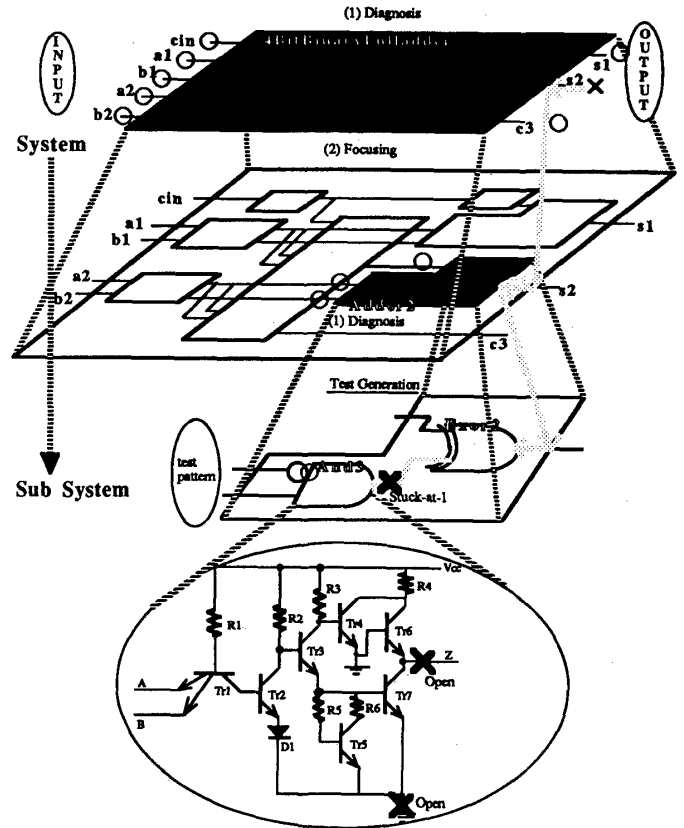


図3 推論プロセスのイメージ

3. まとめ

論理回路のLogic levelおよびCircuit levelの論理構成モデルと物理構成モデルを用いた故障診断システムについて示した。このモデルの可能性としては、故障シミュレーションによる診断ルールの自動生成、設計支援システムとの連結、などが期待される。

謝辞 本研究を行なうにあたって、御討論していただいた山本雅仁氏をはじめとする上野研究室の皆様へ感謝する。

【参考文献】

[1]大森, 上野: 対象モデルによるハイブリッド型故障診断システム-モデル表現と推論-, 人工知能学会誌, Vol.5, No.5, 1990
[2]山本, 大森, 福田, 上野: キーボードユニットの対象モデルとそれを利用した故障診断システムの設計, 第4回人工知能学会全国大会論文集(2), 1990
[3]大森, 福田, 上野: 対象モデルによるフルアダーのモデリングと故障診断推論システムの試作, 情報処理学会第40回全国大会論文集(1), 6D-2, 1990