

4P-10

HLS: 論理シミュレーション専用計算機

(5) シミュレーション実行ユニット

稲田俊夫, 北村幸太, 浜崎良二, 菊地原秀行, 白木昇

沖電気工業(株)超LSI開発センタ

1. はじめに

本稿では、HLS<sup>[1]</sup>のシミュレーション実行ユニット(SEU)<sup>[2]</sup>の機能概要とその機能を実行する専用LSI: Event Operation Unit(EOU)の設計結果について述べる。

2. SEUの機能概要

2.1 SEUの構成

図1にSEUの構成を示す。

SEUは、シミュレーションの実行処理等を行なうEOUとシミュレーション対象の回路モデル、その状態値が格納されるメモリから構成されている。なお、EOUはSEUの高性能化を実現するため、カスタムLSIとしてチップ化した<sup>[3]</sup>。またメモリの総容量は1280Kビットであり、1024KビットがBDM用、256KビットがMST用である。BDMには約4Kブロックのゲート素子の回路モデルと状態値、MSTには256Kビットのメモリ素子の状態値が格納可能である。

また、図2にEOUのブロック図を示す。本図の説明は2.3節のシミュレーション実行処理手順で詳述する。

ネットワーク制御ユニットへ

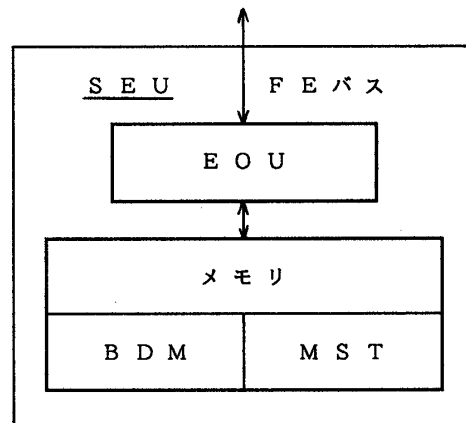


図1 SEUの構成

2.2 SEUの機能

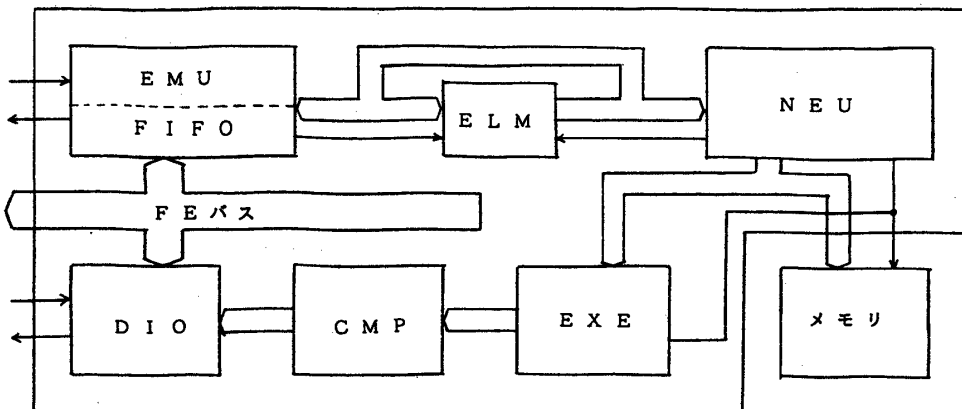
SEUの主な機能は以下のとおりである。

- ① ネットワーク制御ユニットとネットイベントを授受し、シミュレーション実行処理を行なう。
- ② シミュレーションの状態: 実行状態、待機状態、エラー状態等、を外部に伝達する。

2.3 シミュレーション実行処理手順

本節ではSEUの機能の内、最も重要で

EOU



EMU: Event Management Unit	EXE: Execution Unit
ELM: Event List Memory	CMP: Comparison Unit
NEU: Next Event Unit	DIO: Data I/O Control Unit

図2 EOUのブロック図

あるシミュレーション実行処理手順を、図2に示したEOUのブロック図を用いて図3に示す。

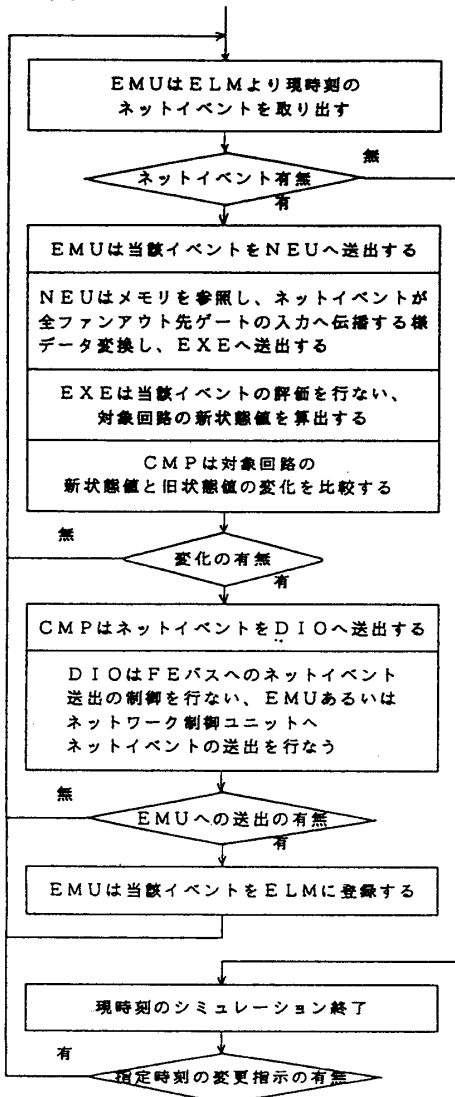


図3 シミュレーション実行処理手順

また、ネットワーク制御ユニットから送られるネットイベントは、直接EMUがELMに登録する。

2.4 SEUの高性能化

論理シミュレーション実行処理の性能を左右するのは処理の多重度、パイプライン度とメモリアクセスのスループットであり、汎用プロセッサをマイクロプログラムで制御する方式では性能が上がらない<sup>[4]</sup>。我々は以下の工夫により、平均4クロックで1イベントの処理を完了する高性能化を実現した。

- ① プロセッサをEOUとしてカスタムLSI化した。
- ② EOU内のELMをバンク分けし、ネットイベントデータ部とそれらをチェーンで

結ぶポインタ部を独立にアクセス可能とした。

③ EOU内のサブユニット(EMU, NEU, EXE等)間で処理をパイプライン化し、さらにそれらの中でデータフローのボトルネックが生じない様、FIFOでデータ授受を行なう方式を採用した。

④ EOUの各ユニット内の処理を多重化、パイプライン化した。例えばEMUでは、ネットイベントの取り出しと格納の2つのパイプライン処理が多重化されており、前者は4段、後者は3段の構成とした。

⑤ メモリを2ポートとし、NEUとEXEのメモリアクセスの競合を回避した。

3. EOUの設計結果

表1にEOUの設計結果の緒元を示す。

表1 EOUの設計結果の緒元

プロセス	CMOS 1μm
チップ面積	13.5mm x 13.5mm
トランジスタ数	850K
パッケージ	299PGA

EOUは約850Kトランジスタを搭載するLSIであり、デジタルカスタムLSIとしては、現状の製造技術における最大級の大規模LSIと言える。クロックサイクルは100nsecであり、上述した様に4クロックで1イベントの処理を完了するため、単体で2.5MEPSの処理能力を有する。

4. おわりに

本稿では、HLSのシミュレーション実行ユニットとその機能を実行するLSI:EOUについて述べた。本処理部は単体で2.5MEPSの処理能力を有しており、そのカスタムLSI化がHLSの高速化の実現に貢献している。

参考文献

- [1] 菊地原他: HLS: 論理シミュレーション専用計算機(1)システム概要, 本大会予稿集, 1990.
- [2] 浜崎他: HLS: 論理シミュレーション専用計算機(2)ハードウェア構成, 本大会予稿集, 1990.
- [3] 稲田他: 論理合成システムを用いたシミュレーションエンジン用LSIの設計手法, 情報処理学会設計自動化研究会資料, 50-13, 1989.
- [4] 広瀬他: VLSI論理シミュレーションプロセッサ, 情報処理学会 情報処理, Vol.31, No.4, 1990.