

A²DL-DAを用いた論理装置用LSIの上流設計

3M-6

村岡 泰釈 赤川 恵子 江尻 雅晴 林 孝雄
日本電気(株) 複合交換開発本部

論理装置(デジタルシステム)の設計上流工程を対象とする自動設計システム:A²DL-DAの初版を電子交換機用のLSI、3品種の上流設計に対し、試験的に適用したので報告する。

1. はじめに

半導体技術が進歩し、性能、信頼性、マンマシンインタフェース等のあらゆる点で高度な論理装置実現が要求されるなかで、いまや設計の上流工程の自動化はきわめて重要な意義をもつようになった。この設計フェーズにおいて、短期間に多くの設計代替案を調べ、魅力ある複合化を行うことは、市場のニーズに応えるうえで重要な役割を果たす。従来の、図面を用いた設計では品質、TATの点で限界があり、これに代わる上位レベルの新しい設計手法が要求される。

自動設計システム:A²DL-DA (An Automaton Description Language-D.A.)は、デバイステクノロジーに依存しない範囲の設計上流工程完全自動化を指向したシステムであり、その開発途上においても、工数削減/代替案探索能力獲得、つくり込み品質のZDが期待される。今回はシステムインテグレーション能力の試験を意図して、電子交換機の共有メモリアクセス制御回路実現のためのLSI、3品種の設計(~FDL自動生成)を試みた。

2. A²DL-DAの概要

図1に、論理装置設計のフローを示す。このうち太い実線で示した部分がA²DL-DAが対象としている領域である。ただし、初版の合成能力はモジュール(機能ブロック)単位に制御回路の機能仕様を合成することに限られており、論理合成能力は含まれていない。

仕様の表現に用いる言語:A²DLはきわめて基本的な要素のみからなるコンパクトな、階層性あるオートマトンをモデルとする言語である。予約語65個のうち39個はオペレータであり、文法は僅か72個の非終端記号で定義されている。素子の宣言はすべてローカルに限られており、モジュール間の通信は、①記法" use"によって、素子宣言のスコープルールを破るか、②記法" net"によって接続関係を陽に表現するかのいずれかでのみ表現される。コントロールフローは状態単位に厳密に表現される。

これで表現された仕様をシステム内にロードすると、シミュレーションサブシステム(以下シミュレータと略す)、シンセシスサブシステム(以下シンセサイザと略す)が起動可能になる。

シミュレータはA²DLで表現されたアーキテクチャ

LSI design for digital system integration
by using a DA system: A²DL-DA
Yasutoki Muraoka, Keiko Akagawa,
Masaharu Ejiri and Takao Hayashi
Integrated Switching Development Division
NEC Corporation

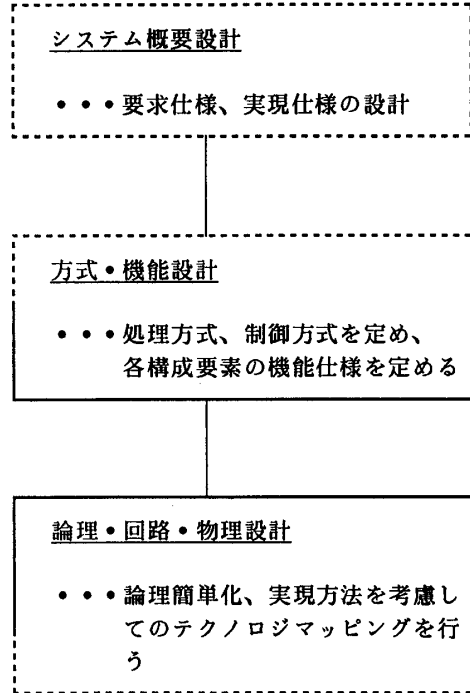


図1. 論理装置設計のフロー

(: A²DL-DAの対象領域)

~論理仕様の正当性検証に用いる。シミュレーション時には適当な初期化の後に、レジスタの内容や論理端子の出力、オートマトンの状態などがトレースできる。リセットも任意の時点で可能であり、異なる設定のもとでのシミュレーションを自由に行い、指定したファイルに結果をダンプできる。

シンセサイザはA²DLで表現されたアーキテクチャ~論理仕様を実現するハードウェアを合成する。ALUなど必要な演算回路は既存設計である場合も多く、予め、適宜表現するので、シンセシス(合成)は、制御系の合成のみで十分現実的である。状態割当(符号化)の戦略はモジュール単位に指定できる。簡単な制御回路ならF/Fを適当に用いて構成できるが、ステートマシンが、システムティックに一瞬で合成できるところに本システムの強みがある。ただし、ここでは「ステートマシン」という言葉を「所要の制御信号を発生する順序回路」の意味で用いた。合成結果は筆者らが日頃用いている言語FDLで出力される。

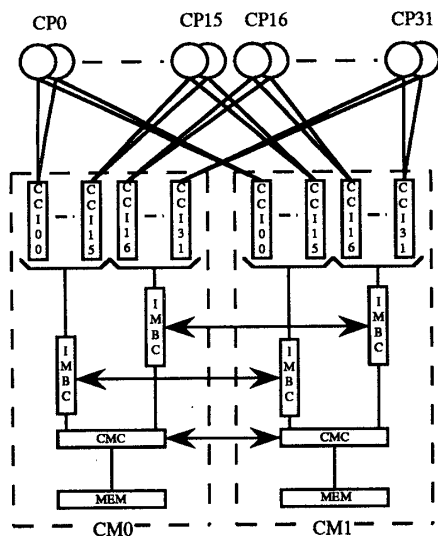


図2. 適用回路構成

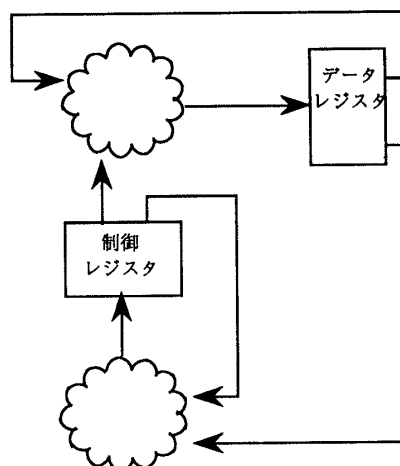


図3. オートマトンモデル

表1. A²DL, FDLライン数
及びゲート数

	A ² DL ライン数	FDL ライン数	ゲート数
CCI	871	1,606	9,100
IMBC	3,087	4,630	26,300
CMC	432	788	6,200
合計	4,390	7,024	41,700

3. 適用対象

電子交換機の共有メモリアクセス制御回路を今回の試行の対象とした。この制御回路の主な機能仕様は複数のCP（プロセッサ）からの共有メモリアクセス要求を調停し、そのリード/ライトをマネジメントすることである。

本回路の構成はCPとのインタフェースユニット（CCI）、アクセス調停ユニット（IMBC）、共有メモリ制御部（CMC）、共有メモリ部（MEM）の階層構成であり、二重化構成となっている。この構成図を図2に示す。

ただし、CMCについては、新規設計の共有メモリ制御機能を除き、他の流用可能な部分（IMBCからのアクセス要求調停機能、IMBCとのインタフェース機能）は適用対象から除外した。

また、各構成部は非同期素子を用いずに、同期式単相とした。

4. システムの使い方

「オートマトン」というモデルにおける、状態単位の動作が「そのモジュールがこの状態にある間、制御信号を受けて活性化される動作である」ということを理解することがこのモデルを使いこなす上で、最初で最後のキーポイントである。この考え方を図3に示す。条件の判定であっても、データの演算であっても全く同様に、図の組合せ回路（雲で示した）で計算されることを理解すれば動作はきわめて自然に表現される。

記述にあたっては、CCIに64個、IMBCに72個、CMCに8個のモジュールを用いて全体を表現した。通信はすべて接続関係を属に指定して表現した。

シミュレーションにあたっては、環境設定のためにダミーのモジュール（われわれは「ドライバ」と呼んでいる）を用意し、共有メモリに対するアクセス動作を疑似的に表現した。これらを合成対象から除いたことはいままでのない。

5. 評価結果

表1に、前述した各モジュールの仕様（A²DL）、

合成結果（FDL）の行数、合成したFDLから換算したゲート数を参考に示す。

システムはEWS4800上できわめて順調に稼働し、とくに問題は発生しなかった。

「オートマトン」というモデルの本質は、通常、「メモリリードサイクル」、「メモリライトサイクル」といった形で別々のタイミングチャートで表現される動作を一括して表現する手段だと考えられる。従って

- ①「オートマトン」で表現しようとすることで、見落とした条件（抜け）が自ずと明らかになり、
- ②各状態で条件を箇条書きしていくことは、設計のレビュー、クロスチェックをシステム化する。

といえる。A²DLでの仕様が正しいことが保証されれば、あとはこれを実現する素子を定める回路設計が残されているのみとなる。

しかし、記述を行う際、オートマトンへのシステム分割（モジュール構成を決めること）の作業は工数を要した。もちろん、このことは、オートマトンというモデルの有効性を否定するものではないが、

- ③オートマトンへのシステム分割には、依然熟練を要する。
- また、生成されたFDLと、設計者が直接コーディングしたFDLとは依然ギャップを感じた。すなわち
- ④今回のシステムにおける合成能力では、回路の最適化という点で十分とはいえない。

6. あとがき

課題は、依然、山積していると考えられるが、この種のシステムはきわめて実用的たりうる可能性を有しており、実用化に向けての論理合成能力の強化やインテリジェント化が期待される。

文献

- (1) 高橋、村岡、林：「自動方式・機能設計システムA²DL-DA」第38回情処全大4S-2（1989）
- (2) 高橋：「自動設計システム：A²DL-DAの構成と実現」第40回情処全大（1990）
- (3) 今井、杉山編：超LSI設計シリコンコンパイレーション、サイエンスフォーラム社（1988）