

## 対象モデルによるフルアダーノ 6 D-2 モデリングと故障診断推論システムの試作

大森康正\* 福田秀一\*\* 上野晴樹\*

\* 東京電機大学 理工学部 \*\* 日本IBM(株) 大和研究所

## 1.はじめに

組み合わせ回路の一種であるフルアダーノを対象モデルの概念に基づいてモデリングを行ない、故障診断システムの一部試作を行なったので、それについて報告する。従来からの故障診断推論システムは人間エキスパートと比較すると実際の場面における問題解決能力が大幅に劣っていることが指摘されている。その理由の一つとして知識表現が浅い知識に基づいていることが上げられる。その解決法の一つに、対象システムに関する原理原則及び構造と振舞いなどの深い知識の利用が上げられる。我々は、深い知識の一種である対象モデルの概念を提案し[1]、その実験システムを試作した[2]。またディジタル技術の進歩にともない論理回路の構成が複雑化、大規模化してきた。それにともない論理回路の診断が重要視されるようになってきた。そこで我々は、組み合わせ回路の一種であるフルアダーノを対象として、文献[3]で報告したモデリングに基づいて行なった。モデリングは対象モデルの概念に基づき、抽象-具体関係(is-a関係)と機能ブロックの全体-部分関係(has-parts関係)を組み合わせ、各ブロック間における信号線の接続関係を意味ネットワークで表現することによって構造表現を行ない、各機能ブロックの振舞いを論理式を用いて表現する。推論は、論理式によって各機能ブロックの診断を行ない、信号線の接続関係によって注目機能ブロックの絞り込みを行なうことによって行なう。本推論が対象としている故障は単一縮退故障であり、最小構成要素の単位はAND、ORなどのゲート回路である。また、各ゲートの入出力値は測定可能とする。

本論文では、そのモデリングと推論に基づき故障診断推論システムをSUN4上のフレーム型知識表現言語ZEROを用いて一部試作したので、フルアダーノのモデリングと故障診断推論システムについて報告する。

## 2. 故障診断推論システム

## 2.1 システム構成

本システムの構成は図1に示す。推論機構の基本構成として推論管理モジュール、機能ブロック診断モジュール、異常機能ブロック絞り込みモジュールがある。また知識ベースとしては対象モデルが存在する。

対象としているシステムは組み合わせ回路の一種であるキャリー先見方式2ビット全加算器である。本システムは、このほか組み合わせ回路全般に適応可能である。

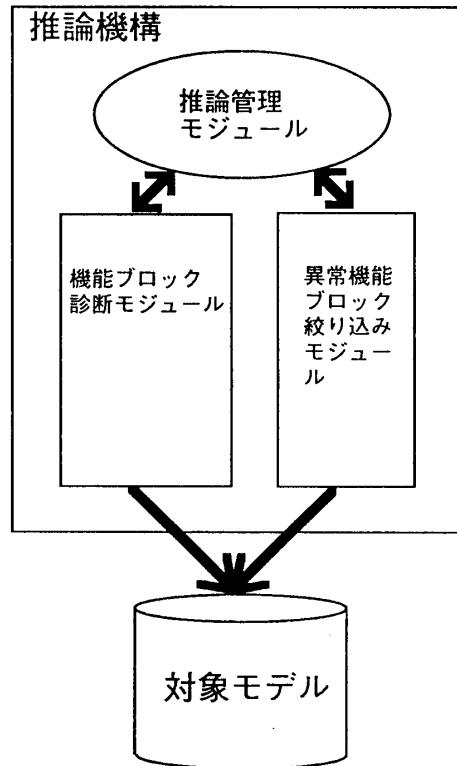


図1 システム構成図

## 2.2 フルアダーノのモデリング

本システムが対象としているシステムはキャリー先見方式のフルアダーノである。この回路の最小構成単位は、AND、OR、NAND、NOR、NOTなどのゲート回路である。この回路の基本機能ブロックは、伝送および発生部、キャリー部、加算部の3つに分けられる。さらにそれらの基本機能ブロックは最小構成単位まで細分化される。このような、構造を持ち、機能ブロックごとに細分化されるような対象は、以下のようにして、対象モデル[1]によって表現される。

## (1)構造表現

- ・構成要素は抽象-具体関係によって表現
- ・構造は全体-部分関係と意味ネットワークによって表現
- ・全体-部分関係は機能ブロックごとの細分化

## (2)機能表現

- ・機能ブロックをブラックボックスとして、その入出力とその関係によって表現

このようにして、対象モデルによって表現された2ビットの全加算回路の階層構造とフレーム例を図2および図3に示す。表現形式は、前回報告[3]したモデリングに基づいている。ただし、振舞いの記述における操作、応答部の記述[2]を削除した表現になっている。これは、このようなフルアダーナなどの論理回路では、操作および応答が存在しないためである。

### 2.3 故障診断における推論方式

本システムの推論方式は、以下のような診断対象と制約を前提としている。

- ・単一故障かつゲートにおける縮退故障を診断
- ・故障箇所の同定を行なう
- ・各ゲートはプリント基板上に配置
- ・各ゲートの入出力は観測可能

このような対象の推論は、次のように行なう。

#### (1) 振舞い知識による診断

機能ブロック単位に振舞い知識を用いて、故障かどうかを文献[2]の判定基準を用いて行なう。

#### (2) 構造の知識による異常機能ブロックの絞り込み

現在与えている入力系列と出力系列より異常値伝搬経路Aと正常値伝搬経路Nをもとめ故障機能ブロック(A-N)の絞り込みを行なう。また、次に行なう診断対象を決定する。

#### (1)(2)を組み合わせて故障箇所の同定を行なう。

本システムでは、上記の(1)の機能は、機能ブロック診断モジュールによって行ない、(2)の機能は異常機能ブロック絞り込みモジュールによって行なう。これらのモジュールの使い分けは推論管理モジュールによって行なう。

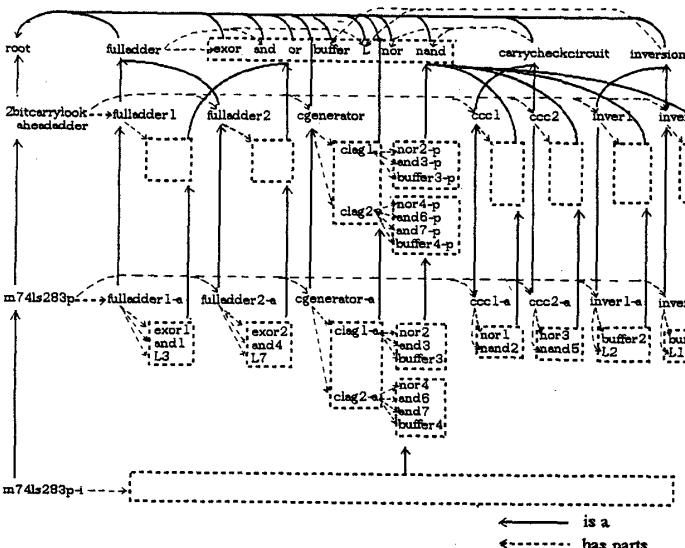


図2 対象モデルの階層構造で表現した2ビット全加算器

推論管理モジュールは、機能ブロック診断モジュールによって診断された結果により、故障、故障の可能性あり、正常の判断[2]を行ない、正常の場合以外は、異常機能ブロック絞り込みモジュールにその結果を受けわたす。また、絞り込みモジュールによって得た故障機能モジュールを機能ブロック診断モジュールに受けわたす。また絞り込みが出来ないと異常機能ブロック絞り込みモジュールによって判断されたとき、診断を終了する。

### 3.まとめ

以上のように、全加算回路のモデリング、推論方式および診断システムについて述べ、システムをsun4上のZEROを用いて試作した。その結果、最小構成要素において入出力が観測可能な場合には、有効であると考えられる。今後、本システムがどれぐらい有効であるかの評価を行なっていく予定である。

### 参考文献

- [1] 上野晴樹：対象モデルの概念に基づく知識表現について—深層知識システムへのアプローチ、信学会技法AI86-4、1986
- [2] 大森康正、上野晴樹：深い知識と浅い知識を組み合わせた故障診断システム-対象モデルの応用-、信学会技法AI87-3、1987
- [3] 大森康正、上野晴樹：対象モデルによる論理回路故障診断システム-組み合わせ回路のモデリングと推論方式の検討-、情報処理学会第39回全国大会、1989

```

FRAME NAME:fulladder1-a          FRAME TYPE:class
a-kind-of                         fulladder
descendants                        frame
created-by                          list
modified-by                         string
part-of                            undefined#
hasparts                           undefined#
ports                             undefined#
relation                           undefined#
predicates                          undefined#
                                     m74ls283p
                                     (exor1-a andl-a activell-a)
                                     (c0 p1 g1 l1 a1 4)
                                     ((connect exor1-a.ai andl-a.ai)
                                      (connect andl-a.ll activell-a.ll))
                                     (external-input exor1-a.co inverter2-a.co)
                                     (external-input activell-a.pi cccl-a.pi)
                                     (external-input andl-a.g1 cccl-a.g1)
                                     (external-output sl.4 exor1-a.4))
                                     (inverter2-a cccl-a)
                                     (sl!)
                                     ((if ((binary inverter2-a.c0 ?c0)
                                         (binary cccl-a.pi ?p1)
                                         (binary cccl-a.g1 ?g1)
                                         (?4 <-- (exor ?c0 (and (not ?p1)
                                         ?g1))))
                                         then ((binary sl.4 ?4)))
                                         ((binary inverter2-a.c0 (h 1))
                                         (binary cccl-a.pi (h 1)))
                                         (binary cccl-a.g1 (h 1)))
                                         ((binary sl.4 (h 1))))
                                         *undefined*
                                         *undefined*)

```

図3 図2で示した加算器のフレーム例