

ビルディングブロック型LSIレイアウトシステム

3V-4

山内貴行、藤原紳一、岡田時仁、吉岡智良、神戸尚志

シャープ株式会社 コンピュータシステム研究所

1. はじめに

当社では、大規模LSIのレイアウト設計効率化のために、階層的レイアウト設計を総合的に支援するレイアウトシステムの開発を進めている。既に、セルレベルの階層に対しては、会話型主体の設計支援システム[1]、機能ブロック内のレイアウトではスタンダードセル方式レイアウトシステム[2]やモジュールコンパイラ等を開発してきた。本論文では、上位の階層設計にあたる機能ブロック間のレイアウト設計を行う、ビルディングブロック型LSIレイアウトシステムについて報告する。

2. システム概要

ビルディングブロック型LSIのレイアウトは、形状の異なるブロックを扱う複雑度の高い問題である。さらに、レイアウトの対象が面積の大きな上位階層のブロックであるため、そのレイアウト結果がチップ全体の面積や配線長に大きく影響する。従って、その設計の最適化と効率化が大変重要である。このためには、下位階層のブロックのレイアウト設計を行う前の大局的な最適化と、下位階層のブロックのレイアウトが完了した後の実際のブロック配置・ブロック間配線設計での最適化の、両者の総合的な性能を高める必要がある。前者は、フロアプランニングに対応し、後者は、詳細レイアウト設計にあたる。

フロアプランニングと詳細レイアウト設計の自動化を図るシステムには、当然高い性能が要求される。また、それぞれの性能が高くとともに、モデルや最適化手法が異なるためにフロアプランニングと詳細レイアウト設計で異なる最適化結果を導くのであれば、フロアプランニングでの最適化の有効性が薄れ、全体としての最適化性能が低下する。従ってシステム全体での最適化手法の一貫性が必要である。

我々は、フロアプランニングと詳細レイアウト設計の総合的な最適化を行うビルディングブロック型LSIレイアウトシステムを開発した。

本システム全体の構成を図1に示す。本システムは、フロアプランニングシステム[3]と詳細レイアウトシステムから成る。レイアウトの概略を決める各種の配置情報(ブロック形状・配置・端子位置など)は、フロアプランニングシステムによって決定される。配置情報にはブロック間の配線領域見積り結果が反映されている。詳細レイアウトシステムでは、下位ブロックのレイアウト結果とフロアプランニング結果をもとに配置情報を修正・更新した後、ブロック間の詳細配線を行う。配線は二段階配線手法を用いており、概略配線、概略配線モデルより配線領域を選択するチャンネル順序・形状定義[4]、チャンネル配線[5]から成り立つ。レイアウト結果の情報は、論理設計やフロアプランニングシステムへフィードバックされる。

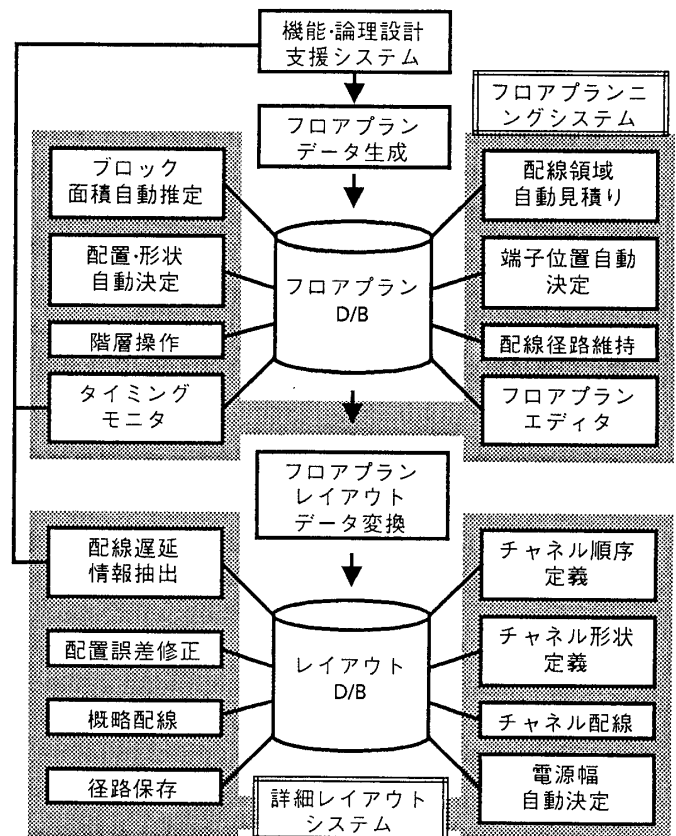


図1 システム構成

A Building Block LSI Layout System

Takayuki YAMANOUCHI, Shin-ichi FUJIWARA, Tokihito OKADA,
Chiyoshi YOSHIOKA, Takashi KAMBE

SHARP CORPORATION

本システムは以下の特徴を持つ。

- (1) フロアプランニングシステムでは、未設計ブロックが存在する自由度の高い状態での、自動配置・未設計ブロックの形状決定、端子位置の決定、配線領域の見積りをもとにしたブロック配置・形状の最適化などを行い大局的な最適化を実現する。
- (2) 端子位置決定・配線領域見積りでは、フロアプランニンググラフを用いた概略配線手法を用いて配線長や配線混雑度の最適化を図る。詳細レイアウトシステムの概略配線においても同じモデルと手法を用いることにより、フロアプランニングと詳細レイアウトにおける最適化結果の一貫性を図る。
- (3) タイミングや電気的特性はフロアプランニングで考慮され、詳細レイアウトは指定された配線層・幅・径路等の制約を忠実に反映する機能を持つ。
- (4) フロアプランニング終了後は全階層のレイアウトが完全に自動で行える。
- (5) 非スライシング構造のブロック配置を許し自由度が高い。
また、100%の配線率を保証するために、L型配線チャンネルの導入を行う。
- (6) ブロック間の配線の効率化のために、詳細なチャンネル形状の定義において、無効領域の減少を図ることのできる形状を採用する。
- (7) チップ面積に対して支配的な配線チャンネルを優先的に配線することで、その配線トラック数の減少を図る[4]。

3. 配線モデルについて

ここではビルディングブロック間配線の効率化のために採用している特徴(5)のチャンネル形状について説明する。従来のチャンネル配線手法を用いる場合、幹線に垂直な方向に位置が決定された端子(幹線固定端子)の存在が禁止されていた。このために図2中の領域Sのような、チャンネルの凹み部分を配線領域として有効に用いることができない。形状の不均一なブロック配置では、このような凹みが多く発生するため問題となる。

そこで、ブロックに挟まれたチャンネルを定義する場合に、ブロックの相対する領域のみをチャンネル領域とする(図3)。そして、幹線固定端子が扱える配線手法を適用[5]すれば領域Sの有効利用が図れる。

しかし、幹線固定端子が多い場合には配線が難しくなるために、チャンネル順序決定段階で、形状の複雑度を評価[4]し、必要以上のチャンネル形状の複雑化を避ける。

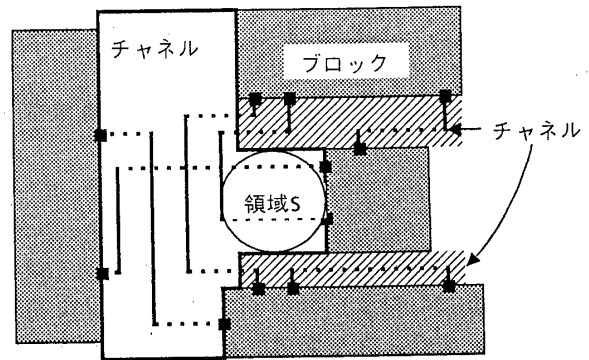


図2 従来のチャンネル定義

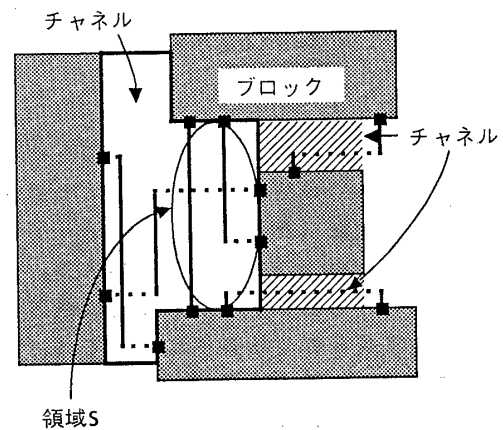


図3 採用したチャンネル定義

4. まとめ

本論文では、機能ブロック間のレイアウト設計を行う、ビルディングブロック型LSIレイアウトシステムの概要と特徴について報告した。今後は本システムによる設計結果の評価を行い、さらに改善を図る予定である。

参考文献

- [1]神戸、谷、小嶋、富田、吉富、吉岡、山内、松本、原嶋、長尾、森本、"VLSIレイアウト設計支援システム、"信学技報、VLD87-9、(1987)。
- [2]神戸、藤原、岡田、小嶋、西岡、"ビルディングブロック型スタンダードセル方式LSIの自動レイアウトシステムSHARPSIIについて、"信学技報、CAS85-141、(1985)。
- [3]山内、富田、松本、神戸、"VLSIフロアプランニングシステム、"信学技報、VLD研究会投稿中、(1989)。
- [4]吉岡、岡田、藤原、神戸、"マクロセル方式自動配線の一手法、"情報処理学会第39回全国大会、(1989)。
- [5]岡田、神戸、"マクロセル方式レイアウト対応チャンネルルータの一手法、"情報処理学会第39回全国大会、(1989)。