

## アナログLSIのレイアウト設計支援システム

## 3V-2

°吉田健一、内芝伸彦、石塚浩一、森本清巳、犬伏恒雄

シャープ株式会社

## 1. はじめに

最近アナログLSIの重要性が益々増している。しかしアナログLSIのレイアウトは素子形状、素子位置等が電気的特性に及ぼす影響が複雑であり設計者の経験による所が大きい。このためデジタルICのような自動配置配線が難しく現在もマニュアルでレイアウトされる場合が多い。そこで本システムではレイアウトエディタ[1]にアナログレイアウト専用のレイアウトツールを組込むことによりアナログレイアウトの効率化と確度の向上を図った。

## 2. 位置付け

人手によるレイアウト作業の流れ(図1)は、トランジスタレベルの回路図にしたがって、まず①素子サイズの決定(トランジスタサイズ、抵抗素子の長さや幅、容量素子の面積の計算)と②素子の配置と配線を行い、さらに③モジュールの検証(会話形DRC,素子値の確認)を行い、最後に④チップレベルの検証(バッチ形DRC,ERC)を行う。本システム

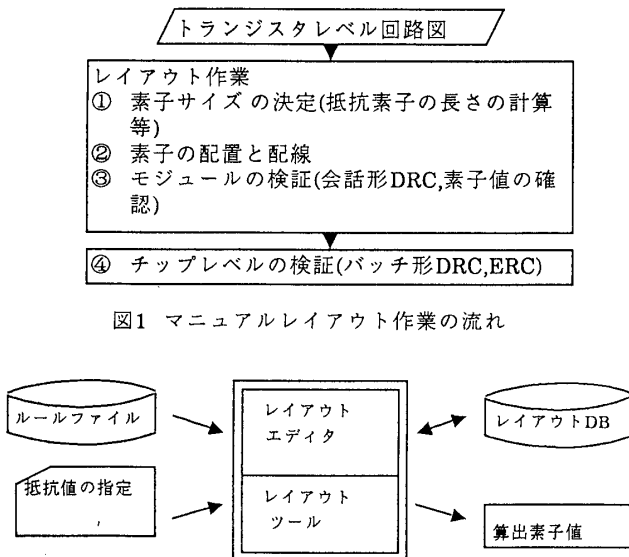


図1 マニュアルレイアウト作業の流れ

図2 システム構成図

では、①と③の工程を支援する。②は既に回路図の配置に基づいた自動配置配線システム[2]を開発済である。

## 3. システム構成

図2にシステム構成図を示す。レイアウトツールはレイアウトエディタに組込まれコマンドとしてレイアウト作業中に会話的に使用する。以下レイアウトツールの機能を説明する。

## 4. 機能

工程①を支援するシンボル抵抗の生成機能、工程③を支援する抵抗素子、容量素子、配線抵抗、配線容量の算出機能とエレクトロマイグレーション評価機能を有する三コマンドがある。

## 4.1 抵抗コマンド

抵抗コマンドには以下のような機能がある。

## ①シンボル抵抗値算出

抵抗素子は図3のようにシンボルとして定義されておりバスタイプ抵抗、矩形タイプ抵抗ともに伸び縮みをする。シンボル定義されたバスタイプ抵抗の抵抗値はレイアウト上での植え付け点(図3×印)の座標から抵抗の長さLを求めてそれを計算式に代入して求められる。抵抗の計算式は図4に示すようなルールファイルに登録されておりプロセスに応じて任意に変更で

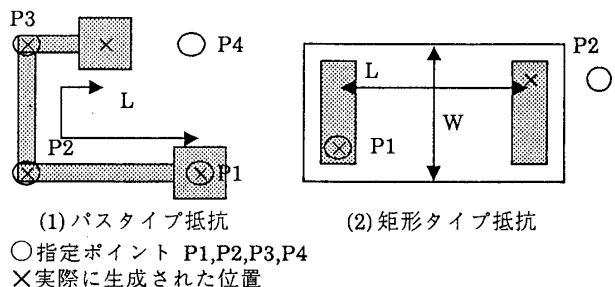


図3 シンボル抵抗の算出及び生成機能

A Layout Support System for Analog LSI

Ken-ichi YOSHIDA, Nobuhiko UCHISHIBA, Hirokazu ISHIZUKA, Kiyomi MORIMOTO, Tsuneo INUFUSHI  
SHARP CORPORATION

きる。矩形タイプ抵抗では、図3(2)のL、Wを求める。同様に容量、マイグレーションの計算式もルールファイルに登録されている。

② シンボル抵抗生成

図3(1)に示すように設計者はまず、生成したい抵抗値を指定し、次に、そのレイアウトの位置を順に指定する。指定した抵抗値に達した時点で抵抗素子が生成される。図3(1)のP1-P4が指定点で×印が生成点である。矩形タイプ抵抗については、二点で指定する。

③ 配線抵抗値算出

任意形状の配線抵抗を求める(図5と同様)。測定場所を示す二端点を指定することにより、その間の経路を求め、経路上にある矩形分割した小領域の抵抗を足し合わせることで抵抗値を求める。

4.2 容量コマンド

ルールファイルに登録されている容量計算式にそれぞれの形状パラメータを代入し容量値を求める。

① エリア容量値算出

チップの深さ方向の容量である。容量となる図形の面積と周囲長より容量値を求める。

② パラレル容量値算出

配線間の横方向の容量である。配線間隔、配線の平行部分の長さ、及び配線幅より容量値を求める。

4.3 マイグレーションコマンド

エレクトロマイグレーション効果を評価する。図5に示すようにメタル配線の中で端点を指定して、その経路の中での最小配線幅をルールファイルに登録された式に適用して許容電流値を求め、表示する機能である。

4.4 その他の機能

① 図形演算機能

各素子は各層間の図形の交差関係によって決まる。このため、AND,OR,XOR,SUB,INSIDE,OUTSIDE,RESIZEの図形演算機能がある。またRESIZE機能によりウエハ工程による寸法シフト後の素子サイズを測定できる。

② エラーチェック機能

抵抗コマンドにはエラーチェック機能として、抵抗値を変えてしまう層が抵抗素子に重なっていないかを調べる重なりチェック機能がある。図6に重なりチェック機能の実行例を示す。また抵抗の最大消費電力を調べる電

```

; シンボル・パス抵抗
; 予約語 type,overchk ,w,l,r,str ,p,v
BBB component
begin ;定義の始まり
type = p_res ;バスタイプのシンボル抵抗を示す。
overchk = CC ;重なりCHECKを行う層を指定する
;電力チェック用 (v*v/r) > p
p = 1000.0 ;mW 最大許容電力
v = 50.0 ;v 最大電圧
;抵抗計算式
w = 10.0
str = 1000.0 ;シート抵抗
r = 'str*( 1/w )'
;抵抗生成式
l = '( r/str)*w'
end ;定義の終り
    
```

図4 ルールファイルの例

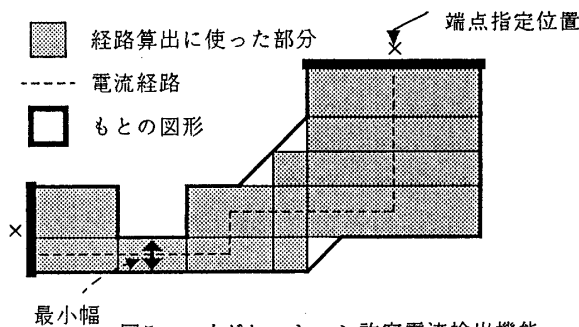


図5 マイグレーション許容電流検出機能

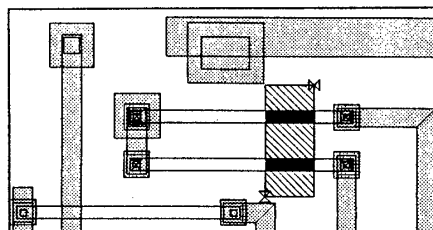


図6 重なりチェック機能の例(黒塗り部分がエラー箇所)

力チェック機能がある。

5. おわりに

本システムを素子数1000個規模のIC、7機種に適用した結果、レイアウト時間が約15%減少した。レイアウトエディタよりインタラクティブに使用できるアナログレイアウト用レイアウトツールにより、アナログLSIのレイアウト時間を短縮した。

参考文献

[1] 谷他、“超LSI設計支援システム(1)~(4)“,第33回情処全国大会、pp.2261-2270,(1986)  
 [2] 長尾他、“アナログLSIにおけるモジュール設計支援システムについて“,信学会春季全国大会、SA-7-3,(1989)