

3V-1

アナログLSI設計向け レイアウトCADシステム

伊藤 万紀子 森 啓

日本電気(株) C & Cシステム研究所

1. はじめに

アナログ回路のレイアウトデザインシステムは、設計者のノウハウをどのようにシステムに取り入れるかが重要な問題である。アナログ回路は、製造精度や、電氣的寄生効果が回路特性に及ぼす影響は大きく、これらに起因する制約事項をすべて満足した自動化システムを作することは難しい。従来のシステムでは、個々の素子や配線に制約を設けて自動設計をすることはできなかった。我々は、自動化の部分とインタラクティブな部分を共存させる、設計者の意図が容易にレイアウトに反映させることができる、バイポーラのアナログ回路のブロック内設計を対象としたシステムを開発中であるので報告する。

2. システムのアプローチ

本システムは、アナログ回路の制約事項を設計付加情報として取り込み、その設計付加情報を考慮したレイアウト生成機能とレイアウトエディット機能を有することを特長とする。

①生成機能：回路図からレイアウトを生成する。回路図の配置配線図形の相対位置を崩さずにレイアウトの配置配線に置き換える。

②エディット機能：回路図の配置は、回路図を基本とするものの、さまざまなルールでより最適な配置配線にするために、回路図上またはレイアウト上で素子の移動や配線の引きなおし、抵抗素子や容量素子の形状変更を容易に行えるようにする。

③設計付加情報：回路図には表現できない設計の制約事項、例えばトランジスタや抵抗の整合値やトランジスタの飽和動作指定等、を設計付加情報として、生成機能とエディット機能に取り込み設計を支援する。

3. システム構成

システム構成を、図1に示す。

まず、回路図形ファイルからその素子と配線の座標を読み取る。システムは、この素子と配線の接続関係を壊すことなく、エディット処理と生成処理を行う。エディット機能と生成機能は、どの時点でもどちらの処理も行うことができる。素子ライブラリファイルは、レイアウトに使用する素子のセルを登録したもので、設計ルールを記述したプロセスファイルと共に生成処理を行う際に

参照される。

設計付加情報ファイルは、生成処理とエディット処理のいずれの処理でも参照される。

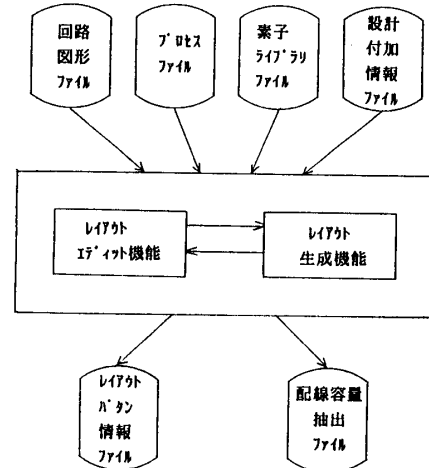


図1 システム構成図

4. 生成機能

レイアウトは、変換する回路素子に接続されている配線をいったん引きはがし、素子がある位置にその素子記号が示すレイアウトセルを置き換え、配線をしなおして作成される。抵抗と容量の形状は、素子ライブラリに登録されている形状から、素子値にあわせて決定する。図2に回路図とレイアウトに変換後の図を示す。

レイアウトセルの形状が、配置できる領域より大きい場合には、領域拡張のために、4方向にカットラインをいれ、そのラインに沿って外側に領域を拡張する。このとき切断された配線は、設計ルールを満たすように再配線される。再配線のために領域を拡張しなければならないケースがでてくるが、この場合もこの方法と同様に領域の拡張を行い配線のための領域を確保する。

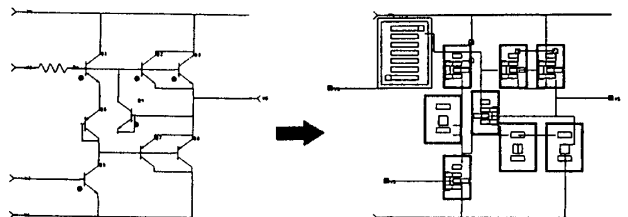


図2 回路図からレイアウトへの変換

素子配置規則としては、各素子どうしが接して配置できるように、設計ルールを考慮した素子層を持つ。通常の素子は、一つしか素子層を持たないが、拡散抵抗に関しては、素子どうしが同一の絶縁領域に含まれるようにもっと狭い間隔で配置することができる。トランジスタと拡散抵抗の配置を図3に示す。

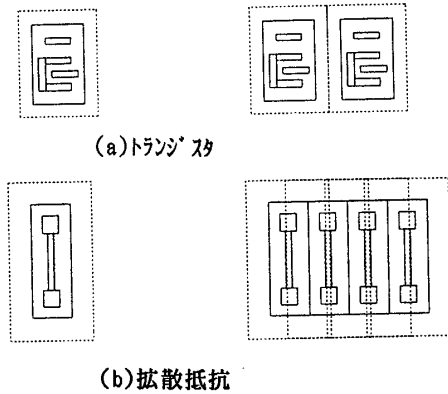


図3 素子の配置

5. エディット機能

エディット機能は、素子の移動・配線の引き直し・抵抗、キャパシタの形状変更・素子の置き換え・配線幅の変更・インタラクティブコンパクション等の機能を有する。以下主な処理について説明する。

①抵抗の形状変更：抵抗は、インタラクティブに、抵抗値を変えずに整合指定を考慮して形状を変更することができる。整合指定されている素子どうしは、高さが同一となるように生成される。

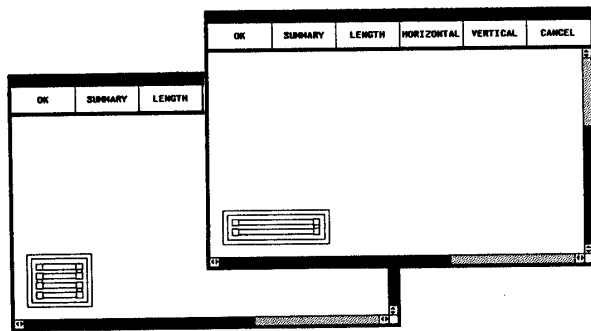


図4 抵抗の形状変更

②キャパシタの形状生成：キャパシタもエディタ上で変更することができる。

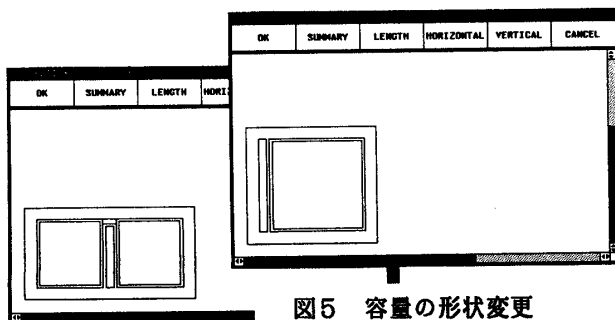


図5 容量の形状変更

③インタラクティブコンパクション：従来のX-Yコンパクションでは、ある素子がネックとなってコンパクションできない場合が起こりうる。本システムのコンパクションは、素子の移動等を行いながら、インタラクティブに部分的にコンパクションを行うことができる。

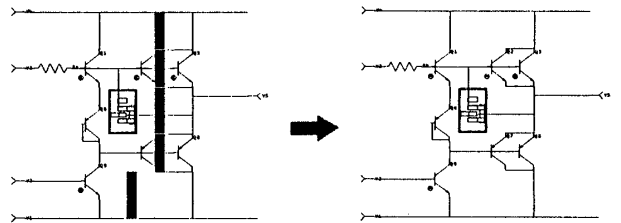


図6 インタラクティブコンパクション

6. 設計付加情報

設計付加情報ファイルは、レイアウトのための制約条件について記述したもので、システムはこれを取り込み以下の処理を行う。

①トランジスタの飽和指定。

生成機能において、自動的に飽和トランジスタの近傍にグランドコンタクトを発生させ配線する。

②抵抗の整合指定。

生成機能・エディット機能において高さをそろえて形状を発生させる。

③トランジスタの整合指定。

生成機能・エディット機能において素子どうしの距離が離れないように扱う。

④拡散抵抗の電源コンタクト指定。

生成機能において設計者が位置を指定することにより、電源コンタクトを発生させ配線する。

⑤配線電圧指定。

配線に電圧値を指定することにより、画面に表示することができる。設計者は、これを見て配線のエディットを行うことができる。

⑥配線の容量抽出指定。

配線容量を計算する。設計者は、作成したレイアウトの配線容量値を参照することによって、レイアウトの善し悪しを判定することができる。

7. 終わりに

生成機能では、配置と配線を別々に取り扱うという手法ではなく、回路図の相対配置配線関係を崩さずに、レイアウトに変換するという手法を取り入れたことにより回路設計者が意図した性能を満足するレイアウトの設計を容易にした。エディット機能では、設計付加情報を取り入れることによって、アナログ回路特有な制約事項を考慮しながらインタラクティブな操作により、人手設計に近いサイズの設計を短期間で行うことを可能にした。