

L S I のフロアプラン自動化アルゴリズム

IV-8

四方 博実*1 村石 嘉人*1 関 直康*1 守谷 正一*2

*1 川崎製鉄㈱ L S I 事業推進部

*2 川崎製鉄㈱システム部システム研究室

1. はじめに

近年、プロセス微細化技術の向上とともに回路規模の増大に対応するため、論理設計やレイアウト設計では階層設計方式が主流になりつつある。

階層設計方式の CAD はフロアプランと自動配置配線から構成されているが、従来からフロアプランは完全に自動化はなされておらず、人手が多数介入せざるをえなかった。¹⁾

そこで L S I 設計の T A T (Turn Around Time) を短縮するため、力学モデルを用いたフロアプランの自動化アルゴリズムを開発した。

同じくフロアプランの自動化を目指すものに小野寺田丸の力学モデルがあるが²⁾、これに対し川鉄版フロアプランは更に自動化を押し進めたものと位置づけている。

2. 問題定義

フロアプランのアルゴリズム開発の前提である問題定義を以下のように行った。

「マクロのネットリストとサイズを入力として、次の評価関数と制約条件のもとに、マクロの最適位置を求め、ソフトマクロのアスペクト比を決定する。」

(1) 評価関数：

- ・総配線長 $\Rightarrow \min$
- ・ゲート使用率 $\Rightarrow \max$
- (i.e. チップ面積 $\Rightarrow \min$)

(2) 制約条件：

- ・マクロ間オーバラップ = 0
- ・境界条件 = チップ枠

3. アルゴリズム

川鉄版フロアプランでは全工程の自動化に際し、力学モデルを用いたアルゴリズムの開発を行った。即ちフロアプランを 6 つの処理ステージから構成し、各ステージの力学モデルを考慮した。(表 1 参照)

Stage 1 では、マクロ間の結合度よりマクロ間相対位置関係を計算する。

No	ステージ	釣合方程式	境界条件
1	初期配置	引力	自由境界
2	自由境界バランス	引力／反力	自由境界
3	コンパクション	引力／反力	圧縮枠
4	形状変更	反力	チップ枠
5	配線領域割当	反力	チップ枠
6	アスペクト比調整	反力	チップ枠

表 1. 処理ステージと力学モデル

Stage 2, Stage 3 では、総配線長 $\Rightarrow \min$ 、オーバラップ = 0 とするため、マクロ間の結合度と距離に比例する引力とオーバラップに応じて強い反力の作用する力学モデルを用いて、引力／反力バランスをとることとした。ただし、ソフトマクロ = 円形、ハードマクロ = 矩形と定めた。

ソフトマクロ間の力は第 1 項の引力項と第 2 項の反力項で以下のように定義した。(図 1 参照)

$$f_{ij} = -c_{ij}(1-a_{ij}) + k a_{ij}^2 / l^2 \quad (1)$$

ここに、

c_{ij} ：マクロ i, j 間の結合度

l ：“ の中心間距離

a_{ij} ：“ の接触距離

k ：反力係数

Stage 4 ~ Stage 6 では、オーバラップ解消のためマクロ間に反力のみ作用させて反力バランスをとる。

4. 計算結果

12 ケのソフトマクロを結合度 = 1 で結合した場合の計算結果を以下に紹介する。(図 2 参照)

(Stage 1) サイズ = 0 のマクロの初期位置が求まる。

(Stage 2) マクロに大きさを与え、引力／反力バランスをとると、マクロ群は任意形状となる。

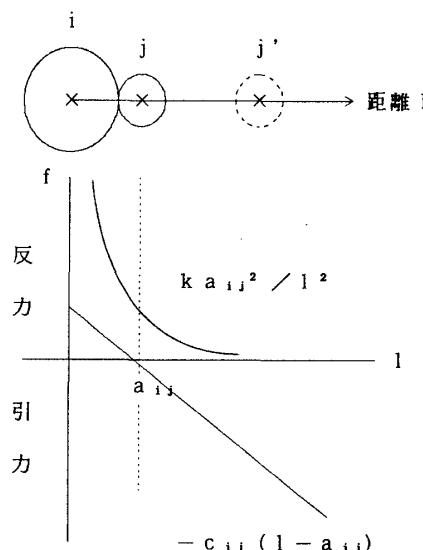


図1. 引力／反力モデル

(Stage 3) インクリメンタルなコンパクションの最終結果として、チップ枠内にマクロが稠密に詰め込まれている。結合関係にあるマクロ同士はほぼ隣接関係であり、配線長最小の要件を満たしているといえる。

(Stage 4) 円形 \Rightarrow 正方形に変形させて反力バランスをとる。反力のみが作用するので、Stage 3で見られたオーバーラップは完全に解消している。

(Stage 5) 配線領域割当によってマクロが膨張したため、オーバーラップが発生している。(マクロ6, 7, 10)

(Stage 6) オーバーラップしたマクロのアスペクト比の変更により、オーバーラップは完全に解消している。

尚、当ケースのCPUタイムは、富士通のVP500上で0.02秒であった。

5. おわりに

従来のフロアプランは半自動のため人手作業の工数が多くかかる問題があった。このため、フロアプランの工数削減と最適化を目的として、力学モデルによる自動化フロアプランの開発を行った。

このシステムの特徴としてはフロアプランの全工程を自動化したこと、コンパクション機能やアスペクト比調整機能により最小のチップに配線長最小の回路が組めること等があげられる。自動化により80%程度のフロアプランの工数削減を見込んでいる。

〔参考文献〕

- 1) 上田、北沢、原田：「VLSIチップフロアプランプログラム：CHAMP」，情報処理学会設計自動化研究会資料18-3 (1983)
- 2) 小野寺、田丸：「力学モデルに基づくブロック配置手法」，電子情報通信学会論文誌，'89/1, Vol.J72-A, No.1, pp.105-113

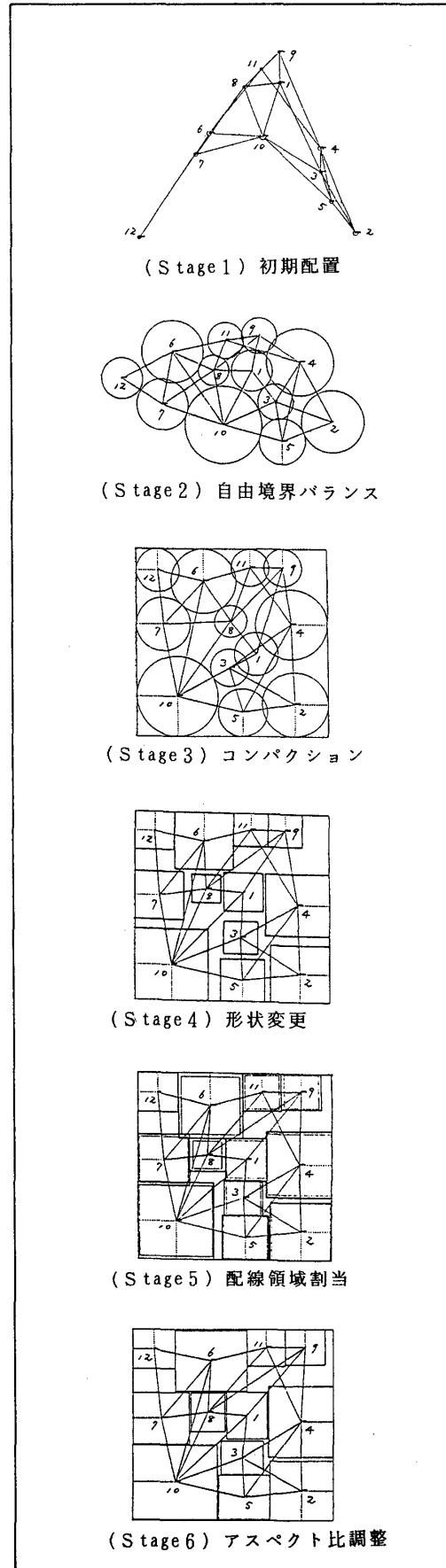


図2. 実行結果