

学生教育用 パーソナル VLSI CAD システム の 開発 について

4Y-3

黒川 恭一
防衛 大学 校

1. はじめに

近年の集積回路技術の発展と共に、VLSIの様には、1チップで全てのシステムを包括する様なICが広く普及するにつれ、VLSIシステムの開発に関する系統的な教育が必要になって来ている。既に欧米では、70年代から、大学と産業界とのタイアップにより各学生が自ら設計したVLSIチップを実際に試作する所まで来ている^[1]。これに対し我国の場合、この様な体制の実現は種々の理由から望む可くもないのが現状である。しかしVLSIの広汎な普及に伴って、VLSIシステムの開発に関する教育は、大学院レベルの講義として、計算機科学の分野等では、当然あって然るべきものとなって来ている。

この様な状況を踏まえて、本校においては大学院学生の教育の一環として利用するべく、パーソナルコンピュータを用いたVLSI CADシステムの開発を行っている^[2]。ここでは、そのCADシステムの開発に関する報告を行う。

2. VLSI CAD システム

VLSI設計を支援するCADシステムには、機能レベルからトランジスタレベルまで 色々なレベルのCADシステムがあるが^[3]、本研究において対象とするのは、トランジスタレベルのレイアウト設計を支援する CADシステムとする。このレベルのCADシステムとしては、GDS II や TEGAS等が開発され実用に供されているが、これらのシステムはいずれも高価であり、学生個々の実習用に数十台も揃える事は不可能に近い。

ここで、学生教育に用いられるVLSIのレイアウト用CADシステムの要件をまとめると、以下の様な項目が挙げられる。

- ① CADシステムに要求される計算量 及び総所要金額等から考慮して、パーソナルコンピュータないしはワークステーション等の使用が望ましい。
- ② 教育効果の観点から、学生一人につき一台の割りで計算機を使用できる環境を整えるべきである。従って、計算機一台当りに要するコストには、自ずから上限が設定される。
- ③ ソフトウェア教育の観点から、CADのソフトは学生自身により手直しすることが可能であるべきである。

本稿において提案するVLSIレイアウト用CADシステムは、これら各要件を考慮しつつ開発されているものである。

3. システム構成

3.1 ハードウェア構成

本システムは、パーソナルコンピュータを中核に据えているが、これは修士学生の大半がパソコンを個人所有している現状を踏まえたためである。実際には、やはり現在の普及度から、NECのPC-9800シリーズを用いている。

これに付加する形で、キーボード、マウス、ハードディスク、ラムディスク、フロッピーディスク、X-Yプロッタ、ラインプリンタ等の周辺機器を配している。

通常のCADシステムとの相違点として顕著なものは、X-Yプロッタの制御用に、別の計算機を用意するか否かの点である^[4]。本システムにおいては、コストの観点から別個の計算機は用いないこととした。

上記の全システムを用意するのに要するコストは、修士課程の学生が個人所有している計算機システムをそのまま援用することを仮定すれば、それほどの負担にはならないのが現状と考えられる。

3.2 ソフトウェア構成と使用方法

本システムは、現在の所BASICで記述されている。これは、本CADシステムの使用対象をパーソナルコンピュータに限定したため、この様な使用環境では、BASICという言葉が、記述が容易で管理や保守に長けている一方、コンパイルすることにより速さ的にも問題が少ないためである。

図1に、本CADシステムのブロック図を示す。メインメモリにロードできるプログラムの容量制限や、保守・管理のために、本システムは4つのブロックに細分されている。以下に、各ブロックの役割と動作を概説する。

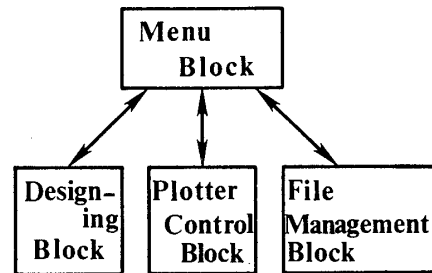


図1 システムブロック図

3.2.1 メニューブロック

メニューブロックは、本CADシステムを用いて行なうこと及びその環境を選択するブロック(約4.kbyte)であり、システムの使用開始時及び以下に述べる各ブロックの動作終了時には、必ずこのブロックが起動される。この内、システムの使用開始時には、まず図2左で示す様な設計データを蓄えるディレクトリ等を指定する。その後、他

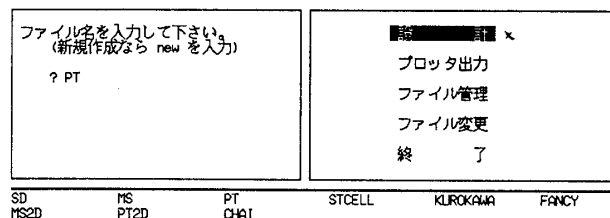


図2 メニューブロック

のブロックの起動が、図2右の様に選択され、このメニューブロックの作業が終了する。

3.2.2 設計ブロック

設計ブロックは、VLSIのレイアウト設計過程を支援するブロック(21kbyte)である。本システムは、数ある設計法のうち、入ルール^[1]に基づいたスタンダードセルライブラリ方式^[5]に重点を置いて構築されている。この方式だと、基本的なNANDゲートやNORゲートが予め用意されているため、容易に論理設計からレイアウト設計へ移行可能である。また、システムが用意しているセルを用いないで設計を行う事により、フルカスタム設計にも対応することができる。なお本ブロックでは、セルや予め設計されたデータ(ファイル)を入れ子にして読み込むことにより、数十万~数百万トランジスタのIC回路を扱うことができる。図3に、本ブロックの使用例を示す。

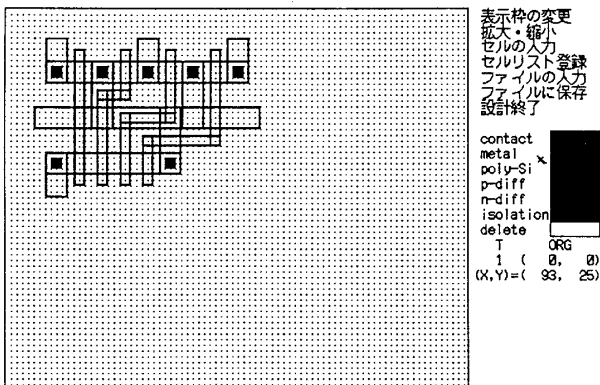


図3 設計ブロック

3.2.3 プロッタ出力ブロック

プロッタ出力ブロックは、設計されたデータをレイアウト図の形でX-Yプロッタに出力するブロック(10kbyte)である。先にも述べた様に、本システムでは、コストの制限からプロッタへの出力を別の計算機に行わせる様な構成にはなっていない。図4に、本ブロックの使用例を示す。

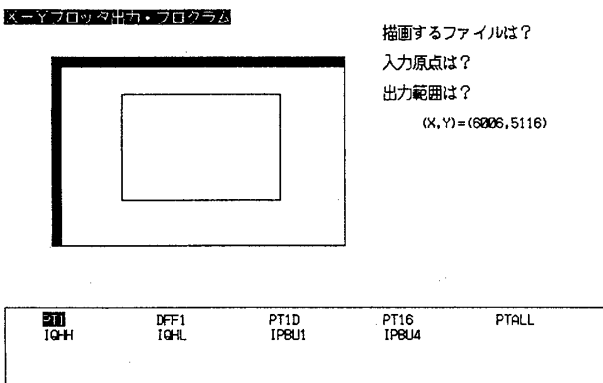


図4 プロッタ出力ブロック

3.2.4 ファイル管理ブロック

ファイル管理ブロック(6kbyte)は、セルやファイルに関するリスト登録、削除、名称変更等を行うものであり、図5に示された様な方法で使用されるものである。

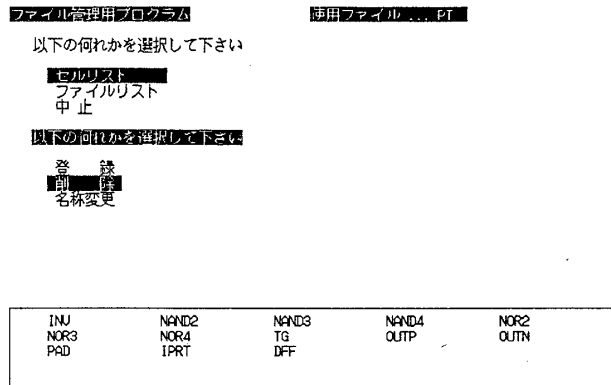


図5 ファイル管理ブロック

4. 今後の課題

現在、開発されたプロトタイプを基にして、慶應義塾大学や防衛大学校において実際の学生教育に利用して、その効果及び問題点等を明かにしつつある。これらの経験を基に必要な改良を行っている。

また、設計ブロックで扱っているプロセスは、CMOSのメタル1層配線^[5]のものであるが、現在の各種のプロセスの普及度から判断して、場合によってはnMOSやCMOSのメタル2層配線も扱える必要が生じることも考えられる。このような必要が生じた場合には、以下の様に対応すれば良い。まず、nMOSプロセスに対しては現在のCMOS用CADのアイソレーションレイヤをイオン注入層に入れ換えるだけで対応できる。一方CMOSのメタル2層配線に対しては、現在の層選択に2層目の金属配線用レイヤを加えることにより対応できる。いずれにせよ、本システムでは必要に応じて適切な書換えが可能な基本設計法が採られている。

一方、3. で述べた基本構成に加えて、レイアウトルールに適合するか否かをチェックするルールチェッカや、回路動作をシミュレーションするシミュレータ等の開発を予定している。

5. むすび

本稿では、VLSIシステム設計法の大学院学生に対する教育の必要性を鑑み、CMOS VLSI回路用のパーソナルCADシステムの開発に関する報告を行った。現在、開発されたシステムは実際の教育に利用しながら、その改良及び機能拡張がなされている所である。

参考文献

- [1] C. Mead and L. Conway : "Introduction to VLSI Systems", Addison-Wesley, Reading, MA, 1980.
- [2] T. Kurokawa, S. Sanboongsong, and K. Yokoi : "A Development of VLSI CAD System for the Educations in Japanese Universities", Proc. of JTC-CSCC'89, pp. 388-393 (June 1989).
- [3] 室賀著, 渡邊, 菅野監修 : "VLSIシステム設計", ワイリー・ジャパン, (昭59年04月)
- [4] 樋口, 吉永 : "CAD解説", 実教出版, (昭59年10月).
- [5] 松山, 富沢 : "VLSI設計入門", 共立出版, (昭58年12月).