

並列推論マシンPIE64の推論プロセッサUNIREDの概要

5U-9

島田健太郎, 清水剛, 小池汎平, 田中英彦
(東京大学 工学部)

1. 初めに

現在我々は並列推論マシンPIE64[1]の開発を進めている。PIE64は64台の推論ユニットをオーバーヘッドの少ない回線交換ネットワークで結合した並列マシンであり、基本言語としてコミットド・チョイス型言語FLENGを実行する。これまで我々はPIE64上でのFLENGの実行方式について検討を重ねて来た[2]。今回その結果を基に、推論ユニットに於いて汎用プロセッサSPARC及びネットワークインターフェースプロセッサNIP[3]と協調して動作し、FLENGの実行に於いて中心的な単一化・縮退の処理を行う推論プロセッサUNIREDの概要設計を行った。ここではそのUNIREDの内部構成及び動作の概略について述べる。

2. UNIREDの特徴

UNIREDはコミットド・チョイス型言語FLENGを高速に実行する目的で設計された専用プロセッサである。PIE64では推論ユニットIUに於いてゴール管理等を行う汎用プロセッサSPARC、及びネットワークに接続しリモートなデータに対してFLENG向きの高度な処理機能を提供するネットワークインターフェースプロセッサNIPと協調動作する。その主な特徴として、

- (1) 循環パイプライン構成によるスムーズなパイプライン動作
- (2) 二つの読み出し専用メモリバス、及び一つの書き込み専用メモリバスによる並列メモリアクセス
- (3) 多重コンテキスト処理[1][2]による高いパイプライン効率の維持
- (4) ページング方式のメモリ管理[4]に対応
- (5) SPARC、NIPと通信し合うためのコプロセッサ・コマンドバスを持ち、またそのための通信プロトコルをサポートする。

等が挙げられる。

UNIREDは高速化のため、後で述べるように内部でパイプライン構成になっている。主要処理部の段数は5段である。また、論理型言語の処理では頻出する変数のたぐりや構造データの操作によるパイプライン動作の乱れを抑えるために、ポインタによるデータ参照操作は再びパイプラインの初段に戻して行う循環型形式をとる。更に読み出し専用のメモリバスを二つ、書き

込み専用のメモリバスを一つ持つことにより、定義節側(命令側)とゴール側(データ側)のメモリを同時にアクセスすることが可能になっている。そのため、UNIREDは1クロックで1セルのデータを処理することが出来る。なお、メモリバスが読み出し専用と書き込み専用に別れているのは、メモリの読み出しと書き込みがパイプラインの別々のステージで生じるからである。

多重コンテキスト処理はUNIREDの設計に於いて、パイプライン効率を高く保つために提案された処理方式である。UNIREDの処理の中で、他の推論ユニット上のメモリにあるリモートなデータはNIPを通してアクセスされるが、これにはパイプラインサイクルに比べて長い時間がかかる。そこでリモートなデータ参照が起きているゴールに対する処理が停滞した時にパイプライン効率が低下しないよう、複数のゴールの処理要求を同時に受け付けてその間別のゴールに対する処理を行うようにする。これが多重コンテキスト処理の要点である。

ページング方式のメモリ管理は、各推論ユニット内のメモリをページに分けて可能な場合にはページ毎の参照数を管理し、実時間で回収する方式である。PIE64では、各推論ユニット毎にローカルに参照数を管理できるゴールフレームなどをそれ以外のものと別のページにとることにより、オーバーヘッドの少ないローカルな実時間ガーベージコレクションを実現する予定である。この処理はおもにSPARCによってなされるが、UNIREDに於いてもこれに対応したページレジスタセットなどを設ける。また更に、一括型ガーベージコレクションの処理を支援する機能もUNIREDに備える。

コプロセッサ・コマンドバスはSPARC、NIPと協調して動作するために備えられたデータ幅32bitのバスである。UNIREDはこのバスを用いたコマンド/リプライの送受信・解析の機能を持つ。

3. UNIREDの内部構成

次にUNIREDの内部構成について述べる。

UNIREDは、内部オペレーション・キューと5段のパイプライン処理部からなる循環型パイプライン構成を採っている。(図1)パイプラインの第1段目では読み出し専用のメモリ・ポートであるD_BUS(定義節側バス)、G_BUS(ゴール側バス)がSPARC、NIPとの間でメモリバス獲得のためのアービトレーションを行う。第2段目では実際にメモリデータが読み込まれる。3段目ではD_BUS側のデータにより定義節内ローカル変数レジスタの読み出しを行う。4段目ではD_BUS側、G_BUS側のデータのタグに応じた処理がなされる。変数

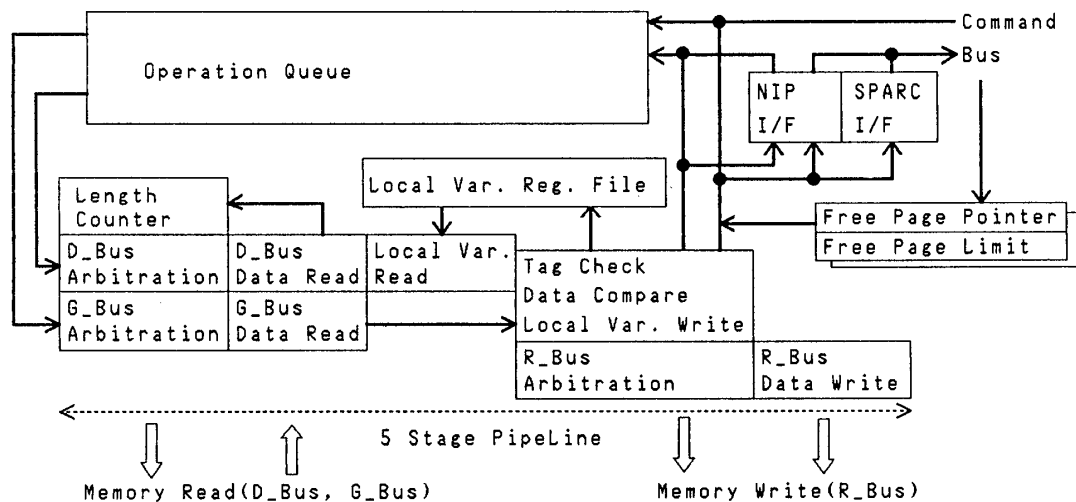


図1 UNIREDの内部構成

のたぐり、構造データの参照など更に操作の必要な場合には適当なオペレーションが生成されてキューに戻される。リモート・データのアクセスであればNIPに対するコマンドが生成されて送られる。ゴールの成功失敗が確定するとSPARCに向けてゴール管理のためのコマンドが発行される。ローカル変数レジスタへの代入もこの段で行われる。また縮退処理時や変数のバインドなど、メモリへの書き出しを含む処理の時には、この4段目で書き出し専用のR_BUS（縮退バス）によりメモリバスの獲得が行われ、次の5段目でデータが書き出される。

4. 循環パイプラインの動作

次に循環パイプラインの動作について述べる。

UNIREDのパイプライン機構ではオペレーション・キューより順次内部オペレーション命令が取り出され、各段でそれに従った処理が行われる。内部オペレーションの種類としては次のようなものがある。

まず定義節頭部とのパシブ・ユニフィケーション(PU)及び変数への値の書き出しを行うアクティブ・ユニフィケーション(AU)については、メモリの読み出しを含まない値-値ユニフィケーション(VVPU, VVAU)、片側が変数であるときその読み出しを指示する値-ポインタ/ポインタ-値ユニフィケーション(VPAU, VPPU, etc.)、構造データどうしの単一化を行うポインタ-ポインタユニフィケーション(PPAU, PPPU)がある。ボディ部のゴールの縮退については、それぞれリスト、ストラクチャ、ゴールのトップレベルの縮退を行うREDL, REDS, REDT等がある。またこの他にロックを用いた排他的な変数の値の束縛を行うBINDや、一括型ガーベジコレクションのためのマーキングなどのオペレーションがある。

具体的な循環パイプラインの動作の例を挙げる。

例えば、変数の値のたぐりは次のようである。単一化の処理の際にパイプラインの2段目でD_BUSあるいはG_BUSから読み込まれたデータがゴール側変数への参照であった時は、4段目でチェックされて新たにその変

数セルを読み出して対応する値との単一化を行うためにPVAU/PVPU (G_BUS側が変数の時) またはVPAU/VPPU (D_BUS側が変数の時) が生成されてキューに戻される。また構造データどうしの単一化では、4段目に於て同じ型の構造データであるかどうかタグが調べられた後、両方を同時に読み出してそれぞれの要素の単一化を行うことを指示するPPAU/PPPUが生成されてキューに入れられる。このようにUNIREDでは、データ構造のポインタの先をたどるような処理をパイプラインでスムーズに行うために、そのような操作をキューを通してパイプラインの初段に戻し遅延させて行わせている。パイプラインの途中へ戻したりしないので、例えば変数のたぐりは一回当たり最低1クロックのオーバーヘッドで行うことが可能である。

5. 終わりに

PIE64の推論プロセッサUNIREDについてその内部構成及び動作を概観した。UNIREDはゲートアレイで実現される。現在、レジスタトランスファレベルのシミュレーションによる機能確認と詳細設計及び具体的な回路設計を進めている。今後の課題としてはゲートアレイ完成後の効果的な機能確認・評価法の検討が挙げられる。

<参考文献>

- [1] Koike, H and Tanaka, H: "Multi-Context Processing and Data Balancing Mechanism of The Parallel Inference Machine PIE64" Proc. of The Int. Conf. on FGCS'88, ICOT, December 1988.
- [2] 島田, 小池, 清水, 田中: "PIE64上でのFLENG実行方式" 情報処理学会第37回全国大会 5N-6, Sep. 1988
- [3] 清水, 小池, 島田, 田中: "並列推論マシンPIE64のネットワーク・インタフェース・プロセッサ" 並列処理シンポジウム'89 A2-2 情報処理学会 Feb. 1989
- [4] Lu Xu and Hidehiko Tanaka: "Distributed Garbage Collection for the Parallel Inference Machine: PIE64" 本大会