

『新風』プロセッサにおける命令フェッチ機構

5T-9

入江直彦 原 哲也 村上和彰 富田眞治

(九州大学)

1. はじめに

我々は、汎用高速プロセッサ・アーキテクチャとしてSIMP（単一命令流／多重命令パイプライン）方式を提案し^[1]、これに基づく試作プロセッサとして、『新風』／【simpu】プロセッサを開発中である^[2]。『新風』プロセッサが単一命令流を並列に、かつ、効率よく処理するには高機能な命令フェッチ機構が必要不可欠である。『新風』プロセッサでは、命令ブロック供給ユニット（IBSU : Instruction-Block Supply Unit）が命令フェッチ（IF）ステージの機能を担っている。本稿では、このIBSUの機能および動作について述べる。

2. IBSUへの要件

『新風』プロセッサは、同時に複数命令の並列処理が可能であるため、命令不在に起因するパイプラインの乱れによるペナルティは、単一命令パイプラインの時よりはるかに大きい。したがって、(i) 命令供給に十分なバンド幅の提供、(ii) 分岐命令に起因する制御依存への対処、(iii) 分岐命令実行後の効率的な回復処理、といった要求がIBSUに課せられる。これらに対処するため、IBSUは以下の機能を提供する。

① 命令プリフェッチ：パイプライン・ピッチ（120ns）毎に命令パイプライン（IPU）本数分の4命令を同時に命令キャッシュからフェッチし、命令ブロックを構成する。命令ブロック内の命令流はメモリ内で連続する“静的命令流”である。

② 分岐予測：制御依存に対処するため、命令ブロック単位で分岐予測を行い、最も確からしい命令ブロックをIPUに供給する。この一連の命令ブロックを“供給命令ブロック流”と呼ぶ。

③ 選択的命令無効化と命令再フェッチ：分岐命令の存在により、供給命令ブロック流内の全命令が、真に実行すべき“動的命令流”に含まれるわけではない。

よって、分岐結果次第では命令の無効化が必要となる。この時、全命令を単に無効化（パイプライン・フラッシュ）して有効な命令を再フェッチする（通常の方法）のではなく、動的命令流に含まれない命令のみを無効化する。したがって、全ての命令流が無効となる場合のみ、再フェッチが必要となる。

3. IBSUの構成

IBSUの構成を図1に示す。IBSUは4つのIPU（Instruction Pipeline Unit）から共有され、IPUに投入する供給命令ブロック流を集中的に管理する。IBSUはMBIC（Multiple Bank

Instruction Cache）から4命令を同時にフェッチする。MBICは4バンク（4B／バンク）構成で、1ラインあたり64B（=16命令）である。容量は512KBで、ダイレクト・マッピング方式を採用している。また、MBICは分岐予測テーブル（BTB : Branch Target Buffer）を保持する。命令キャッシュの1ラインにBTBの4つのエントリが対応する。各エントリは分岐命令アドレス部、ターゲット・アドレス部、および履歴部で構成される。各履歴部は2-bitからなり、過去2回の分岐状況（Taken／Not-Taken）を保持する。履歴をとる回数については、参考文献[3]等に示されているように、2回程度で予測の当る確率が飽和傾向を示すため、2回で十分と判断した。

IBSUはその内部にプリフェッチ・カウンタ（PFC : Pre-Fetch Counter）および命令ブロック・アドレス・テーブル（IBAT : Instruction Block Address Table）を持つ。PFCは次にフェッチすべき命令ブロックの先頭アドレス（SWA : Starting Word Address）を保持する。IBATは現在パイプライン中に存在する命令のアドレスを一括管理するためのテーブルで、命令ブロックの先頭アドレスを示すIBA（Instruction Block Address）フィールド、命令ブロック内のどの命令が分岐予測を行ったかどうかを示すP（Prediction）フィールド、および各命令が無効化されたかどうかを示すISC（Instructon Squash

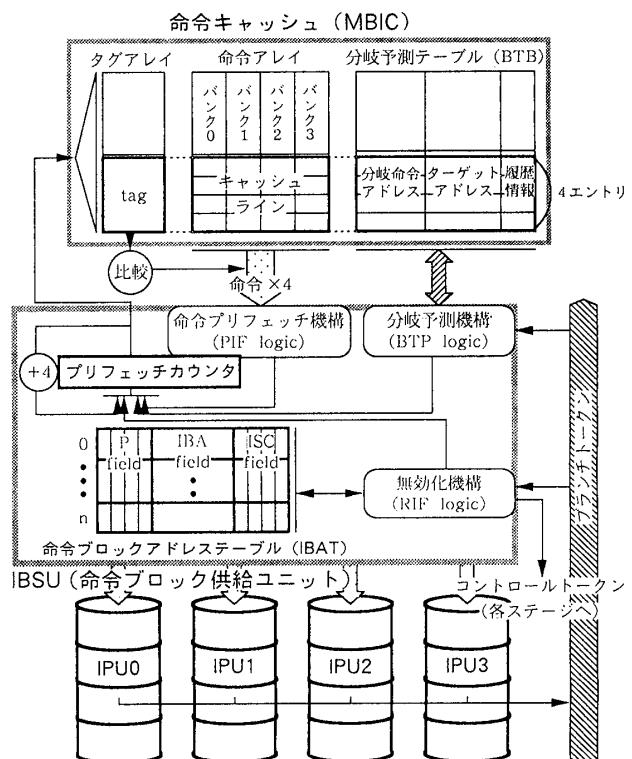


図1. 命令ブロック供給ユニットの構成

Control) フィールドから構成される。

4. IBSU の動作

IBSU の提供する各機能は、以下の 3 個の機構が実現する。

4.1 命令プリフェッチ機構 : PIF (Pre-I-Fetch) logic

PFC より得られる SWA に基づいて、MBIC から連続する 4 つの命令をフェッチし、命令ブロックを作成する。

もし 4 命令の中でキャッシュ・ラインをまたぐものがあれば、それらの命令は命令ブロックには含めない。この制限は BTB および IBAT の管理を容易に行うためである。また、命令ブロック内の 4 命令は、先頭の命令が IPU0 に入るようアライメントを行う。

4.2 分岐予測機構 : BTP (Branch Target Prediction) logic

BTP logic は、大きく分けて 2 つの操作を行う。すなわち、次にフェッチすべき命令ブロックの決定および BTB の管理（登録／更新）である。

(1) 次命令ブロック決定

次の命令ブロックを決定するには、今 MBIC からフェッチしてきた 4 つの命令のアドレスが、BTB 内に登録されているかどうか調べる。もし登録されていれば、その命令は分岐命令で、かつ、過去 2 度の実行の内少なくとも 1 回は Taken であったことを意味する。したがって、今度の実行も Taken である可能性が高いため、対応するエントリのターゲットアドレス部を次の SWA とする。もし、同一ブロック内に複数個の登録が存在するときは、最も実行順序の早い分岐命令を優先する。これは、最も早い分岐命令の実行結果に、それ以降の分岐命令の実行そのものが依存するためである。

(2) BTB 管理

BTB の管理は、分岐命令の実行後に行われる。分岐命令の実行結果は、各 IPU の実行 (E) ステージから送出されるブランチ・トークンによって IBSU に通知される。ブランチ・トークンは分岐命令 ID、Taken/Not-taken フラグ、ターゲット・アドレス部から成る。BTP logic はこのブランチ・トークンを基に BTB を更新する。

手順としては、まず分岐命令 ID を基に、実行された分岐命令が BTB に登録されているかどうかチェックする。もしすでに登録されていれば、対応するエントリの履歴部を FIFO アルゴリズムに従って更新し、また分岐が Taken であればターゲット・アドレス部を上書きする。もし登録されてなく、かつ、この命令の実行結果が Taken であれば、空いているエントリに登録する。BTB が一杯の場合は、最も遠い過去に Taken だった分岐命令と置き換える。

4.3 命令再フェッチ機構 : RIF (Re-I-Fetch) logic

選択的命令無効化は、E ステージから送出されたブランチ・トークンを基に IBAT を探索し、後続命令中に正しい動的命令流が存在するかチェックすることで実現する。

この時、分岐予測と分岐結果との組合せ（予測／結果）によって以下の 3 通りの場合が存在する。

④ Not-taken/Not-taken (図 2-a) の場合 :

パイプライン内の命令流は連続しているため、無効化の必要はない。

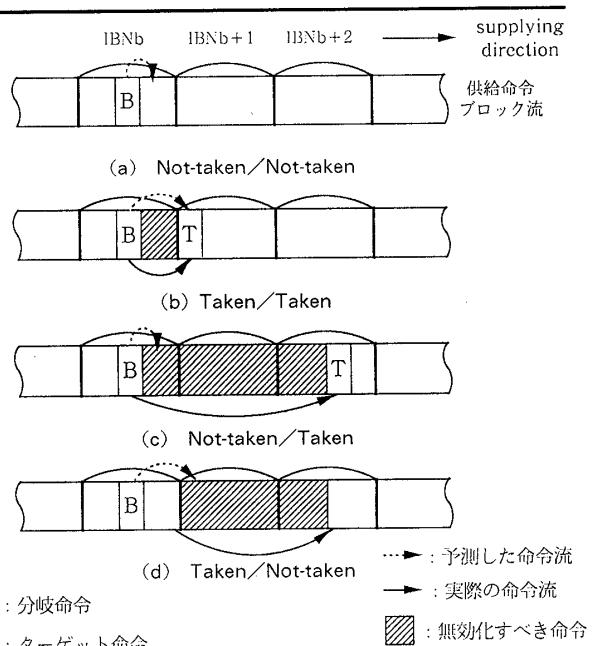


図 2. 選択的命令無効化

⑤ Taken/Taken (図 2-b) または Not-taken/Taken (図 2-c) の場合 :

分岐命令が Taken ならば、実行すべき動的命令流が、供給した命令流に存在するかどうかの探索を行う。探索は、分岐命令 ID で示される IBAT のエントリから最後のエントリまでの範囲で行われる。探索のキーとなるのは、ブランチ・トークン内のターゲット・アドレスである。もし探索が成功すれば、分岐命令の次から実行すべき命令の手前までを無効化する。また探索が失敗すれば、分岐命令以後の全命令を無効化し、再フェッチを行う。

⑥ Taken/Not-taken (図 2-d) の場合 :

静的命令流の中で次の命令ブロックに相当するものを探索する。このアドレスは IBAT の IBA フィールドから生成される。探索アドレスを生成した後は、⑤の処理と同じである。

5. おわりに

以上、『新風』プロセッサの命令フェッチ機構について述べた。現在、シミュレーションによって分岐予測アルゴリズム、および選択的命令無効化の効果について検証中である。評価結果については別の機会に譲りたい。

参考文献

- [1] 村上ほか : SIMP (单一命令流／多重命令パイプライン) アーキテクチャについて、情処 36 全大論文集, 3C-2 (1988 年 3 月)
- [2] 入江ほか : SIMP (单一命令流／多重命令パイプライン) 方式に基づく『新風』プロセッサの高速化技術および性能予測、情処研報 88-ARC-73, pp.77-84 (1988 年 11 月)
- [3] J.K.F.Lee and A.J.Smith : Branch Prediction Strategies and Branch Target Buffer Design, IEEE Computer, vol.17, no.1, pp.6-22, January 1984