5S-2

一線入力論理3段NANDゲート回路の一設計法

後藤公雄
神奈川工科大学

1. はじめに

一線入力論理3段NANDゲート回路の設計法については，Gimpel[1] や室賀[2] らによって研究が行われている．しかし一般にアルゴリズムが複雑であったり，発見的・試行錯誤的であったりする．ここではカルノーマップ上のセルを処理する計算機向きの手法を提案する．

2. 定義，定理とアルゴリズム

関連する定義，定理とアルゴリズムをつぎに述べる．

2.1 定義と定理

〔定義1〕 構成リテラルがすべて肯定形の最小項を最大最小項と呼ぶ．

〔定義2〕 最大最小項セルを含む隣接する2^i個のセルグループを許容ループと呼ぶ．

〔定義3〕 1セルのみのセルグループを生成するために，許容ループａを別の許容ループｂで禁止するとき，ａを被禁止用許容ループ，ｂを禁止用許容ループと呼ぶ．

〔定義4〕 被禁止用許容ループをいくつかの禁止用許容ループで禁止して得られた1セルのグループが，同様にして得られた他のどの1セルグループにも含まれなければ，この1セルグループを主許容項と呼ぶ．

〔定義5〕 ある1セルがある主許容項のみにしか含まれないとき，この主許容項を必須許容項と呼ぶ．

〔定理1〕 同じ許容ループが2回以上被禁止用許容ループとして選ばれることはない．

〔定理2〕 1セルのみを含む許容ループは禁止用許容ループにはなり得ない（全セルの許容ループも同様）．

〔定理3〕 1セルのみを含む許容ループの中で最大のものは主許容項であり，被禁止用ループとはならない

〔定義6〕 全セルより成る許容ループをｕ許容ループと呼ぶ．

〔定理4〕 0セル全部がｕ許容ループの0セル全部と一致するリテラル1個の許容ループx_iが存在すれば，$\overline{x_i}$は必須許容項である．

〔定義7〕 許容ループを行線とし，0セル列線と1セル列線上の該当箇所にそれぞれ×印と○印を記入したものを許容ループ行列と呼ぶ．

2.2 アルゴリズム

〔ステップ1〕 与えられた関数より許容ループ行列を生成する．

〔ステップ2〕 許容ループ行列の中で1セルしか持たない行線を探し，これを主許容項として記憶し，定理2，3により許容ループ行線から除去する．

〔ステップ3〕 0セル全部がｕ許容ループのそれと一致するリテラル1個の許容ループでｕ許容ループを禁止すると，定理4よりこれは必須許容項となる．このとき定理1よりｕ許容ループを被禁止用許容ループから除去する．

〔ステップ4〕 許容ループ行列の行線上で0セル列線を調べ，×印が1個しか列線上に存在しない場合，その×印の存在する行線を被禁止用許容ループから除去する．

〔ステップ5〕 残された被禁止用許容ループのみの行列から必須許容項に含まれる1セルに相当する列線を除去し縮約行列を作成する．

〔ステップ6〕 得られた被禁止用許容ループの縮約行列の行線により，1セルをカバーする最小被覆を作る．

〔ステップ7〕 ステップ6で求まった最小被覆の各要素（行線）ごとに，それらの行線のもつ0セル全部をカバーする行線の最小被覆を求める．用いる行列は禁止用許容ループ行列とし，この行列から自分自身の行線は除くものとする．

〔ステップ8〕 ステップ6と7によって得られる被禁止用および禁止用許容ループの組によって主許容項を求め，その1セル要素を記憶する．

〔ステップ9〕 これまでに得られた必須許容項と許容項による最小被覆を求める．

2.3 事例

2.2 のアルゴリズムにしたがって

$$f=\Sigma(0,1,4,5,6,8,9,10,12,13,15) \quad (1)$$

で与えられる関数の一線入力3段論理NANDゲート回路を求める．ステップ1によりこの関数ｆの許容ループ

A Design Method on Three Stages Logic NAND Gates Circuit with Single-Rail Inputs
Kimio GOTO
KANAGAWA Institute of Technology

行列は図１のようになる．ステップ２で行線mにより主許容項$x_1 \ x_2 \ x_4$が求まる．ステップ３として行線d（許容ループx_3）の０セルは行線a（u許容ループ）の０セル全部と一致するので，被禁止用許容ループaを禁止用許容ループdで禁止して必須許容項a－dが求まる．この必須許容項は$\overline{x}_3$となる．ステップ４で行線dが被禁止用許容ループから除去される．ステップ５でこれらの主許容項$x_1 \ x_2 \ x_4$と必須許容項は$\overline{x}_3$に含まれる１セルを除去してセル番号６と１０のみが残る．ステップ６でこれらの１セルを含む最小被覆をペトリック関数を用いて求めると，

$$[6]\cdot[10]=(c+i)(b+g)=cb+cg+bi+gi. \quad (2)$$

この式で積項ｃｂを最小被覆として採用する．ステップ７として積項ｃｂのリテラルｃとｂを被禁止用許容ループとし，それぞれを禁止する許容ループを探す．そのためｃとｂの行線の持つ０セルをそれぞれカバーする行線の最小被覆をステップ７で求めると，ｃについては

$$[7]\cdot[14]=(e+i+j+k+o)(b+f+g+i+l)=i+eb+\cdots, \quad (3)$$

ｂについては

$$[11]\cdot[14]=(e+g+h+k+n)(c+f+g+i+l)=g+ec+\cdots \quad (4)$$

が得られる．したがってステップ８としてｃとｂをそれぞれ式（３）と（４）の結果で禁止して，

$$\left.\begin{array}{l} c-i=(6)-(6)=\phi \\ c-eb=(6)-(10)=(6) \end{array}\right\} \quad (5)$$

$$\left.\begin{array}{l} b-g=(10)-(10)=\phi \\ b-ec=(10)-(6)=(10) \end{array}\right\} \quad (6)$$

を得る．これより主許容項としてｃ－ｅｂ（$x_2 \ \overline{x}_4 \ \overline{x}_1$）およびｂ－ｅｃ（$x_1 \ \overline{x}_4 \ \overline{x}_2$）が求まる．ステップ９として，これまでに得られた必須許容項と主許容項４個による最小被覆を示すと図２のようになる．これよりすべての項が採用でき，図３の回路が求まる．

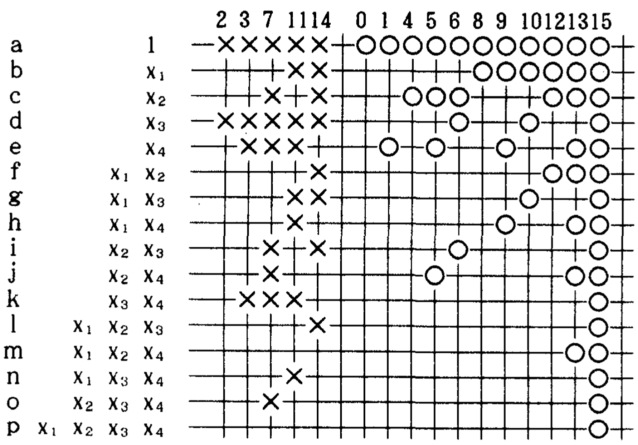

図１　許容ループ行列

３．結果の検討

このアルゴリズムはカルノー図上のセルを処理する技法であって記号処理言語としてのＬＩＳＰの使用に適している．本論文の手法では，許容ループ行列を用いて一方の行線の０セルで他方の行線のそれを抹消するようにしている．被禁止用および禁止用許容ループの選択にあたっては，それらの必要最小限のものを選ぶようにし，最小数の必須許容項または主許容項が生成できるようにしている．ここでは１セルのみよりなる許容ループは等価的に必須許容項とし，先に生成された必須許容項の含む１セルを消去する手法を採った．必須許容項以外の１セルの消去については注意を要する．また，式（３），（４）の積項の採用法については帰還設計法をも考える必要がある．

４．むすび

現在，ＬＩＳＰ言語によりプログラム作成中であるが，回路の複雑指数をも考えたアルゴリズムの検討が必要である．

５．参考文献

〔1〕 J. F. Gimpel : The Minimization of TANT Networks, IEEE TRANS., Electron. Comput., Vol. EC－16, pp. 18－38, Feb. 1967, 〔2〕 S. Muroga: Logic Design and Switching Theory, John Wiley and Sons, 1979.

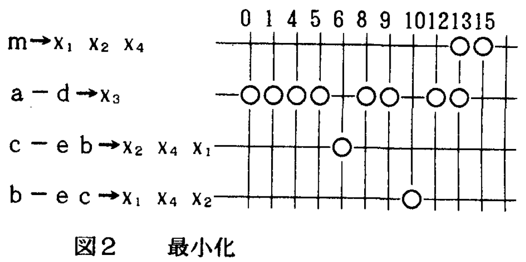

図２　最小化

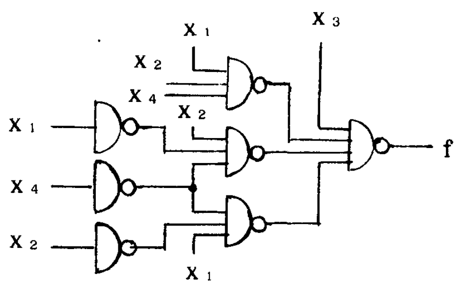

図３　最終回路