

シーケンス制御回路の設計検証システム(2)
— 検証手法及び検証例 —

3U-10

○山田 直之、小林 康弘、元光 和夫、上田 至克、伊藤 順子(日立製作所)
松田 聖、武藤 昭一、吉澤 純一(東京電力)

1. はじめに

前報では、定理証明法によるシーケンス制御回路の設計検証システムについてそのシステム構成を示した。

本報告では、論理抽出プログラムと、定理証明プログラムからなる具体的検証手法について説明すると共に、設計検証例についても示す。

2. 検証手法

(1) 論理抽出プログラム

シーケンス制御回路は、各機器の ON/OFF 状態による論理判断が主体の制御回路である。論理抽出プログラムは、制御対象(主回路)上で設定された設計仕様及び操作シーケンスに対応した制御回路の上記制御論理を抽出するもので、以下の処理ステップから構成される。(a) 指定された設計仕様に関連した制御回路構成要素の対応付け (b) 取り出された構成要素が関連する制御論理の抽出 (c) 制御論理中の矛盾削除。(b)では、制御回路構成要素が関連する制御論理を、制御回路の回路情報(構成要素特性、結線関係)を参照して、電気的に実現可能な配線経路を網羅的に抽出する。有接点機器を含む制御回路では、この結果得られた制御論理中に、同一機器の排他的な状態を要求するものが含まれる可能性があり、これらは(c)で削除される。論理抽出の結果は、制御対象上の機器の動作状態で表現された制御回路の制御論理である。

(2) 定理証明プログラム

(1)で抽出された制御論理が、与えられた設計仕様を満足するか否かを一階述語論理体系での定理証明法を利用して検証する。

実際の証明手続きは背理法による。即ち、制御対象(主回路)の回路情報(構成要素特性、結線関係)、抽出された制御論理、及び設計仕様の記述に関する公理の下で、

設計仕様の否定から矛盾が導けるか否かを調べる。

変電所の主回路の場合の回路情報、及び設計仕様の表現例を以下に示す。

・回路情報表現例

(Comp-type 89A LS)

: 89Aは断路器である

(Connected (Port 89A 1)(Port Bus B275-1))

: 89Aの第一ポートと母線 B275-1は結線されている

・設計仕様表現例

(if (Or (V-equivalent (Port 89A 1)(Port 89A 2)) (One-terminal-open 89A))

(Operable 89A))

: 89Aはその両端が等電位であるか、あるいは一端が開放されている場合に操作可能である

定理証明法としては、各種の効率化手法の組み込みが容易な結合グラフ法による導出法を採用している。また、証明効率化手法として、次に示す方法を実現している。(a)述語に対する付加手続きの導入(b)導出節のリテラル順序付け機能(c)導出リンクの順序付け機能(d)トートロジーチェック機能(e)導出節に対する純リテラルチェック機能。この中(b)(c)(e)は、新たに開発した機能である。

3. 設計検証例

本システムは、M200H 上で VOS3LISP を利用して作成し、入出力は、ワークステーション2050を使用している。

本システムを、変電所の主回路の開閉器に対する操作インターロック回路(リレー数約90個)の設計検証に適用した。図1に断路器89Aの操作に関するインターロック回路の制御論理抽出結果の表示画面例を、図2に主回路上の定理証明過程の表示画面例を示す。本例を通じて、開発したシステムが、設計検証システムとしての基本機能を持つことを確認した。

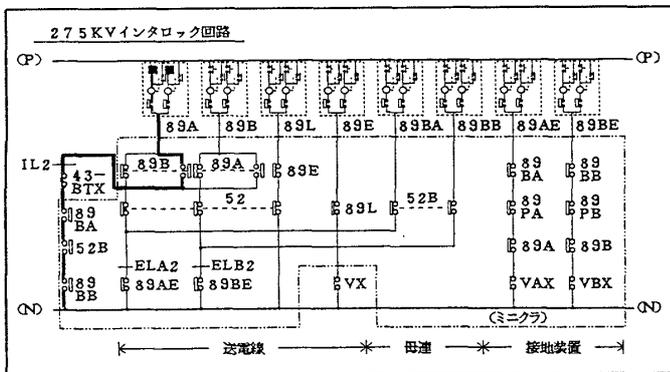


図1 論理抽出結果表示画面例

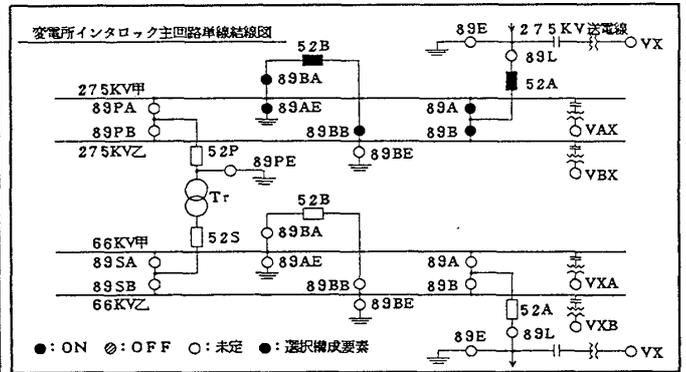


図2 定理証明過程表示画面例

A Design Verification System for Sequential Control Circuits No.2

Naoyuki YAMADA¹, Yasuhiro KOBAYASHI¹, Kazuo MOTOMITSU¹, Yosikatsu UEDA¹, Junko ITO¹

Satoshi MATSUDA², Shoichi MUTO², Junichi YOSIZAWA² 1:Hitachi Ltd., 2:TEPCO