

3N-2

並列知識ベースマシンのアーキテクチャ

中條 拓伯* 和田 耕一** 金田 悠紀夫* 前川 禎男*

* 神戸大学 ** 筑波大学

1. はじめに

逐次実行型のプロセッサによる処理からさらに高い性能を得るために、複数のプロセッサによる並列処理システムが種々の分野で提案、開発されている。ここでは、並列知識ベース処理システムを提案し、そのハードウェア構成について概略を述べる。

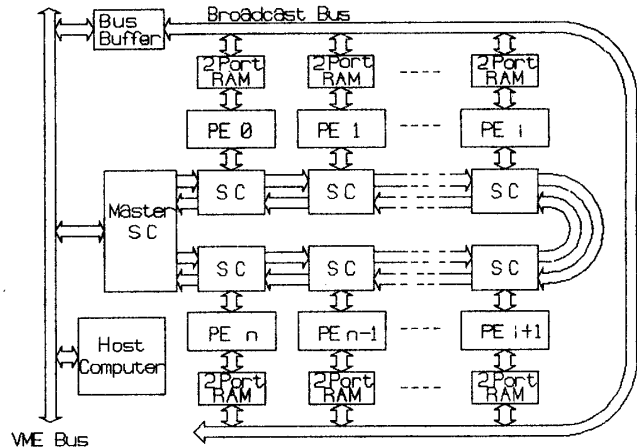
共有メモリを用いた密結合並列計算機システムは、実現も容易で、従来のソフトウェアの適用も比較的簡単に行えるという利点を持つが、バス競合により接続台数が制限される。一方、疎結合システムは、より多数台の接続に対応できるが、多くの場合通信コストが増大するため、十分な台数効果を得ることが困難である。

本システムは、密結合と疎結合、それぞれの特性を考慮し、広域通信と局所的な通信をバランス良く取り入れることによって、実行効率の向上と良好な台数効果を得ることを目標としたマルチプロセッサシステムである。システムは16~32台の32ビットプロセッサで構成され、256台以上の拡張を目指している。

2. 全体の構成

システム全体の構成ブロック図を図1に示す。各要素プロセッサ(PE)は、ストリームコントローラ(SC)と呼ばれる通信制御部を有し、隣接するPE間は、各々のSCを介して結合されている。この結合をストリームバスと呼び、全体としてリング構造を形成している。ストリームバスは、PE-PE間のデータ転送に使われる他、ホスト-PE間の通信にも用いられる。ストリームバスの制御は、各PEにおける通信オーバーヘッドを極力抑えるため、PE上のCPUとは独立した専用ハードウェアが行なう。

また、本システムはストリームバスとは別にブロードキャスト・バスを有し、ホストコンピュータから各PEに対して、それぞれのデュアルポート・RAMに放送が行われる。ホストコンピュータか



SC = Stream Controller

図1 システム全体のブロック図

らの放送は、すべてのPE、または、いくつかのPEを選択して行う選択放送が可能であり、これにより、PE側で、放送されたデータに対する取捨選択を行うことがなく、PEの負荷が軽減される。また、各PEはデュアルポート・RAMへ処理結果などを書き込むことが可能で、ホストコンピュータがPEを選択し、それを読むことで、PEからホストコンピュータへのデータ転送を行うこともできる。

3. 各部の概要

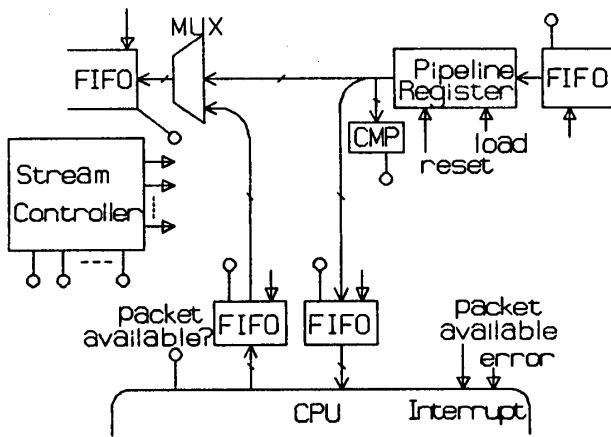
3.1 ストリームコントローラ部

ストリームコントローラ部を図2に示す。ストリームバス上での通信は、ソースPEからディスタネーションPEへのバケット転送により行う。図2では一方のみ示してあるが、実際は双方向のバケット通信を同時に行うことが可能である。本システムは隣接するPE間のデータ転送をできるだけ高速にするという点に特徴があり、そのために特別なハードウェアを設け、一方最大20MB/Sec、双方向である点を考慮すると、40MB/Secの

An Architecture of Parallel Knowledge Base Machine

Hironori NAKAJO*, Koichi WADA**, Yukio KANEDA*, Sadao MAEKAWA*

* Kobe University ** University of Tsukuba



CMP = Comparator

- — SCが監視するフラグ
- ← SCが出力する制御信号

図2 ストリームコントローラ部

転送レートを目標としている。

ストリームバスを用いたPE間通信は、以下の手順で行われる。すなわち、ストリームバス上を流れて来たバケットに含まれる送り先コードが、まずCMPにおいて、PE識別コードと照合される。照合の結果一致した場合は、CPUに対して割り込みがかり、データが取り込まれる。不一致の場合、そのバケットは進行方向の次の隣接PEへのストリームバスに転送される。ストリームコントローラはマイクロプログラムで制御される。

3.2 ストリームバスの基本動作

図3に、ストリームバスを用いた基本的な通信形態の例を示す。隣接するPE間で通信を行った場合、最大PE数と同数の双方向通信路が同時に存在することになる。通信データは、SCの中継により、PE上のCPUを煩わすことなく、目標のPEに達する。

3.3 ブロードキャスト・コントローラ部

ホストコンピュータから複数のPEに対して、同一のデータを一齐転送することが放送であるが、すべてのPEに対してだけでなく、いくつかのPEに対して、選択的に放送することにより、種々のアプリケーションに対して柔軟に対応できる。この選択放送を実現するため、ホストコンピュータからデータが放送される時、どのPEを選択するかを決定する信号が、データと共に出力される。この選択信号は、各PE側でデコードされ、選ばれたPE上の

デュアルポート・RAMに放送データが書き込まれる。放送の終了は、PEに対して割り込みをかけることによって通知する。

PEの選択信号は、PE数をnとした場合、 $2 \times \log n$ のビット数で構成される。それぞれのビットの組合せによって、1つずつのPEに対する放送から全PEに対する放送、また1つおきのPEに対する放送など、様々な放送形態をとることができる。また本方式は、PE数が256台になっても、選択信号のビット数は16ビットあればよく、拡張性にも優れている。

4. システム上のオペレーティングシステム

各PE上では、それぞれ独立にコンパクトなマルチタスク・オペレーティングシステムが動作し、その上で種々のデータベース、知識ベースのアプリケーションを開発可能である。

5. おわりに

システムは現在ストリームコントローラ部を中心に設計中であり、16~32台で動作を確認し、その有効性が認められたのち、256台以上の拡張を目指していく予定である。

参考文献

- 1) Kitsuregawa, M. and Tanaka, H. : Database Machines and Knowledge Base Machines, Kluwer Academic Publishers,(1988)
- 2) Sood, A.K. and Qureshi, A.H. : Database Machines, NATO ASI Series F:Computer and Systems Sciences, Vol.24, (1986)
- 3) 飯塚 肇, 田中 英彦 共編:ソフトウェア指向アーキテクチャ, オーム社 (1985)
- 4) 富田 眞治:並列計算機構成論, 昭晃堂 (1986)

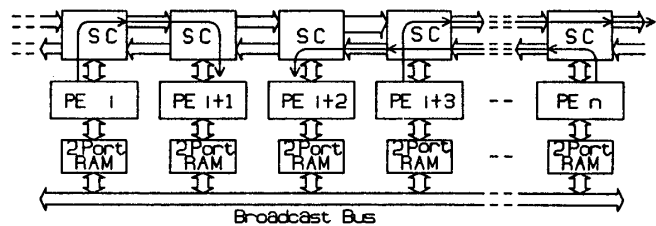


図3 ストリーム・バスの基本動作