

スタンダードセルLSI統合レイアウトシステム (2)  
—— 階層設計手法 ——

6R-5

上高原道夫 木下善彦 佐藤克彦 永原出 石井真 小山正弘  
ソニー株式会社 半導体事業本部

1. はじめに

大規模回路を柔軟かつ効率よく設計する方法として、本スタンダードセルLSI統合設計システムでは、階層設計手法を導入している。特に、本レイアウトシステム(1)では、設計期間の短縮と設計効率の向上を図るため、階層の独立性を利用して、複数階層を同時にレイアウトする並行レイアウトの機能や、レイアウト済み階層を再利用し、設計財産の有効利用を図る機能を有する。本報告では、並行レイアウトと設計財産を有効利用する一手法について述べる。

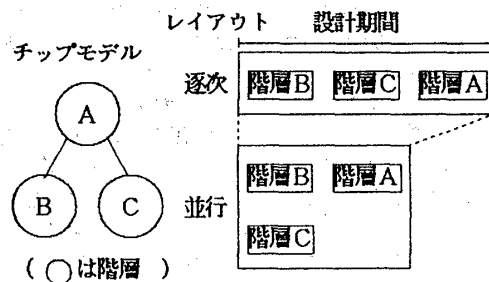


図1. 並行レイアウト例

2. データベース

本システムはデータベースを中心に構成される。各処理は単一のデータベースに対し、階層単位に処理を行なう。(データベースの一元化)

本システムのデータベースは、論理情報とレイアウト情報を一体化し、しかも、全階層を統合管理する集中型である。よって、レイアウトは論理を常に反映し、回路情報の一意性を保証している。(集中型データベース)

更に、データベースへの全てのアクセスは、データベースマネージャの管理下で行なわれ、ユーザーはデータベースマネージャを介して、チップ内の任意の階層を切出して、レイアウトを進めることができる。データベースマネージャは、ユーザーの階層へのアクセス状況を監視し、アクセスの衝突や二重更新といったトラブルからデータベースを保護している。(データベースの一括管理)

このように、本レイアウトシステムでは、一元化した集中型データベースを一括管理することで、設計の信頼性を向上させている。更に、これ等の特徴を積極的に利用して、並行レイアウトや設計財産の有効利用を行なっている。

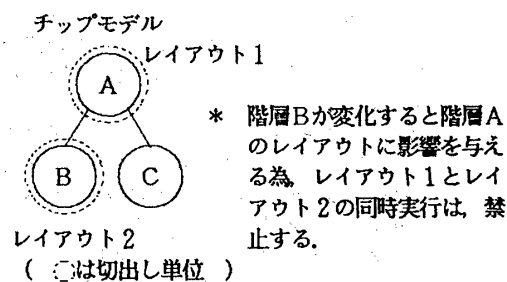


図2. 並行レイアウト禁止例

3. 並行レイアウト

本システムでは、階層単位にレイアウトを行う。そこで、データベースから同時に複数階層を切出し、並行してレイアウトを行えば、設計期間は大幅に短縮される。これを本システムでは並行レイアウトと呼ぶ。(図1)

並行レイアウトは、データベースマネージャによって、チップ内の任意の階層を切出す事で実現する。その際に、データベースマネージャは、同じ階層の二重レイアウトや他の階層のレイアウトに影響を与える並行レイアウトを禁止している。(図2)

また、階層の切出しによって、取り扱うデータ量が縮小され、複数のワークステーションを使った分散レイアウトが可能になった。(図3)

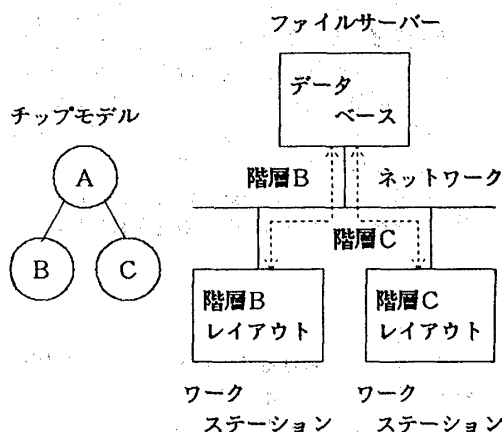


図3. 分散レイアウト例

4. 設計財産の有効利用

大規模回路を階層設計手法により設計する際に、各チップ間で、類似する機能の階層が存在する場合がある。特に、電子機器製品の分野毎で、設計するチップの機能は似通っており、そのチップを構成する階層に、類似する機能のものが多い。

このような汎用性の高い階層の設計データを再利用すれば、設計効率の向上と設計期間の短縮が図れる。

更に、高品質（サイズ、特性等）の設計を一度おこなえば、以後に設計する回路において、設計工数をかけずに、質の良い設計が実現できる。

本システムにおいては、設計済のチップから、新規設計のチップに、レイアウト情報をコピーする機能を有し、これをブロックコピーと呼ぶ。ブロックコピーは、階層単位の論理情報を順次に照合し、一致した論理部分のレイアウト情報をコピーする。(図4)本システムでは、このブロックコピーの機能を使って、設計財産の有効利用を行っている。

設計財産を利用する他の方法としては、設計済の階層をセル化する方法があるが、セル化すると変更ができず、柔軟性に欠けるため、他のチップ内での再利用がしにくい。また、階層規模のセルの汎用性を上げることは、無駄が多く現実的ではない。それに対して、本システムのブロックコピーでは、既設計階層と新規設計階層の間で共通の論理部分のみレイアウト情報をコピーするため、設計財産を利用する際の柔軟性が高い。よって、新規設計階層は、それを含むチップにとって、最適になるように、自由に設計することが可能で、しかも、他の既設計チップ内の階層の内、最も都合の良い階層から、レイアウト情報をコピーすることができる。

また、ブロックコピーを使って、先行レイアウトが可能である。先行レイアウトとは、チップのレイアウトをスタートする前に、階層を一つのチップと見做して、単独にレイアウトを進める事で、設計した階層のレイアウト情報は、その後、ブロックコピーでチップへコピーする。(図5)このようにして、例えば、特性の厳しい部分について、先行レイアウトを実行する事で、レイアウト後の階層の動作を早期確認したり、シミュレーションにおける遅延時間の精度を上げることが出来る。

更に、回路変更もブロックコピーによって、変更に関与しないレイアウト情報はコピーし、変更部分のレイアウト修正を行うだけで、対応出来る。

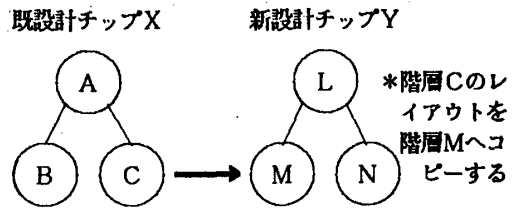
このようにして、設計財産の有効利用とレイアウトに対する様々な要求への柔軟な対応をおこなっている。

5. まとめ

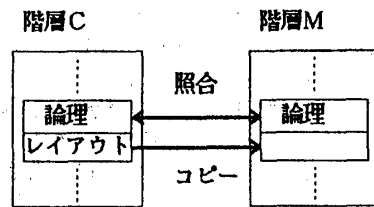
本システムにおける並行レイアウトと設計財産の有効利用の方法について述べた。

本システムは、運用システムとして数十タイプのチップの設計を行っており、本報告における機能の有効性が認められている。

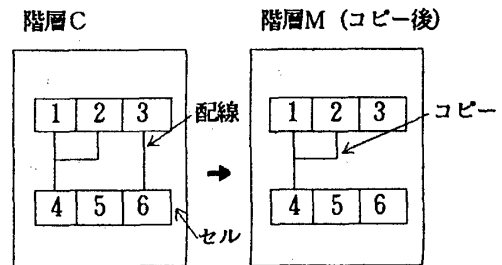
以上、階層設計手法を積極的に導入することで、並行レイアウトや設計財産の有効利用が可能になり、設計期間の短縮と設計効率の改善が実現できた。



a. ブロックコピー指定



b. ブロックコピー処理



c. ブロックコピー結果 \*階層Mでセル3-6は論理的に接続していない

図4. ブロックコピー例

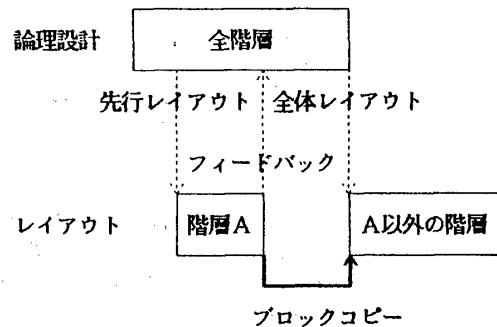


図5. 先行レイアウト例

6. 参考文献

(1) 佐藤他、"スタンダードセルLSI統合レイアウトシステム (1) 一概要一"、第33回情報処全大