

超LSI設計支援システム (1)

5R-6

谷 貞宏、小嶋 格、森本 清己、吉田 健一、神戸 尚志、西岡 郁夫

シャープ株式会社

## 1. はじめに

近年、ゲートアレイなどのセミカスタムLSIの自動レイアウトが実用化され、また、シリコンコンパイラの研究が盛んに行われております。しかし、一方でチップコストの面や自動化が可能なLSIの制限などの理由から人手による設計が引き続き大きな位置を占めています。また、設計自動化システムにおいても使用されるセルやモジュールなどの基本部分は人手設計に依存しているものが多い。よって、人手による設計を総合的に支援し設計自動化システムと強く結合させていくことが急務となっている。

こうした観点から、今回人手設計の抜本的効率化と設計期間の短縮を目的として超LSI設計支援システムを開発した。本文ではそのシステム及びデータベースの特徴について述べる。

## 2. システム構成

### (1) システムの条件

人手設計を効率化し設計期間を短縮するためには、設計者が直接端末を介しCADツールを駆使して設計を行う環境を実現しなければならない。即ち

- i) 設計者が直接CADシステムに対しデータの入力・編集を行うことで、紙の使用による手間や誤りを削減する。
  - ii) 使用するシステムが高い操作性と応答性を持つ。
  - iii) 設計のすべての段階がCADツールにより強力に支援されており、それらが有機的に結合されている。
  - iv) 設計者間でデータの共有・再利用が容易に行える。

これらの条件を満たすべく構成された本システムの概要を以下に述べる。

## (2) ハードウェア構成

本システムは図1に示すように3種類のハードウェアより構成されている。第1は直接設計者が使用するエンジニアリングワークステーション(EWS)であり、個々では主に会話型の

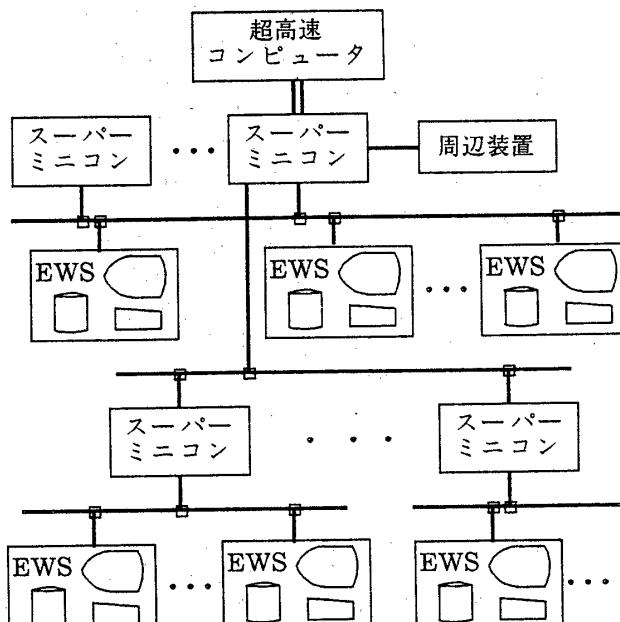


図1 ハードウェア構成

処理が行われる。第2はスーパーミニコンピュータであり、セルライブラリ管理、ファイル管理、ネットワーク管理が行われる。第3は超高速コンピュータで大規模データ処理などのバッチジョブを主対象としている。そしてこれらは高速なネットワークにより相互に結合されており、設計者はEWSを通じて全ての資源を使用しデータを共有化することにより効率的に設計を行うことができる。

### (3) ソフトウェア構成

本システムでは1つのデータベースのもとで論理設計からマスクデータ作成に至るまでの設計の各段階を支援するプログラム群が統合されている。また各プログラムは互いに連携している。EWS上ですべて操作可能となっている。ソフトウェアは論理設計支援部分[6]とレイアウト設計支援部分とに大別され、後者はレイアウトエディタ[1]、レイアウト自動コンパクション[2]、オンライン処理が可能な階層的ERC、DRC等の検証機能[3][4]、自動配置・配線機能[5]、パターンジェネレータ(MDP)、他システムとのデータ変換プログラム等からなる(図2)。

### 3. データベース

#### (1) 特徴

本システムのデータベースは次の二つの特徴を持つ。第1に、レイアウトデータに回路としての論理的意味付けを行うことにより、設計者の意図をデータベース中に保持することができる。これによって、素子認識は大幅に効率化され回路検証を高速に行うことができる。また、誤って作られた素子も容易に判別することができる。第2に、セルと他のデータとの重なりによる素子の構成を禁止し、各セルに他との信号入出力情報を保持するターミナルというデータを持たせることにより、個別のセルに対する回路抽出や、ターミナルと配線のみの追跡によるセル間の接続認識が可能である。以上のように本データベースではレイアウトデータに論理データとの関連を強く持たせており、設計の容易化と検証の高速化が可能となっている。

#### (2) 階層構造

本データベースでは次に示すような3種類の階層を用いて素子情報を保持する。

- プリミティブ....層の情報を持つ単なる图形(矩形、多角形等)の階層。
- コンポーネント....プリミティブから構成され、回路素子(トランジスタ、コンタクト、配線等)としての論理的情報をもつ階層。
- セル....コンポーネント、セルから構成され、回路としての機能の情報をもつ階層。ここには、信号の入出力や階層間の接続関係等の情報を保持するターミナルが設置される。

以上のような階層構造、ターミナルをインバータを例にとって図3に示す。

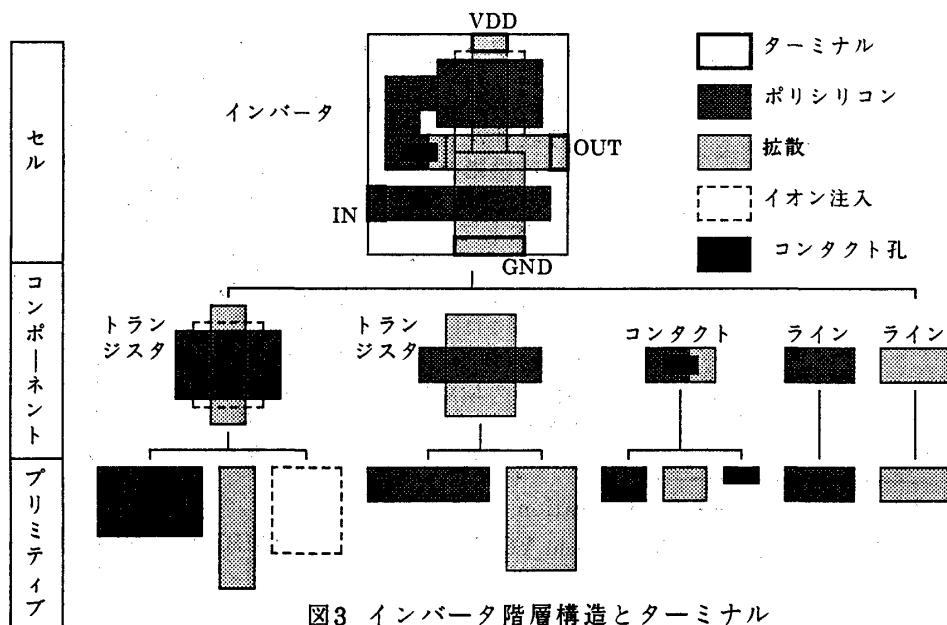


図3 インバータ階層構造とターミナル

### 4. おわりに

本システムの使用により、論理設計からマスクレイアウトまで効率よく設計を行うことができる。実際、本システムにより数チップのLSIが開発され、充分実用に供することが確認された。

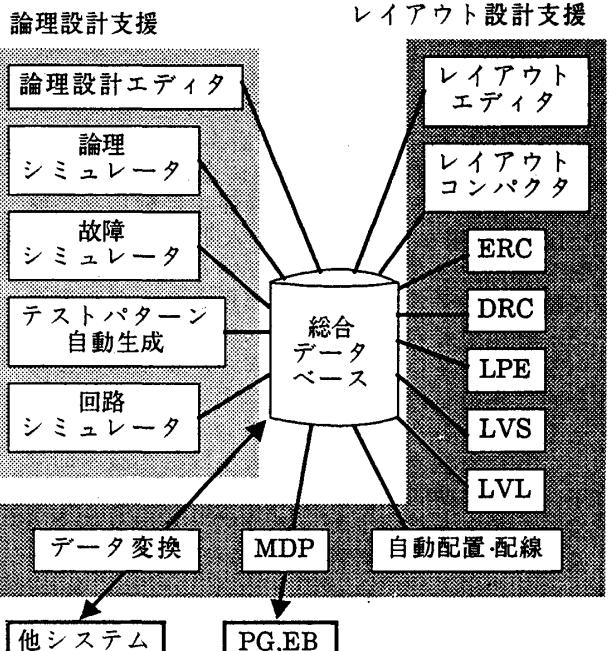


図2 ソフトウェア構成

#### 参考文献

- [1] 同時投稿, "超LSI設計支援システム(2) -レイアウトエディター-
- [2] 同時投稿, "超LSI設計支援システム(3) -レイアウトコンパクタ-
- [3] 同時投稿, "超LSI設計支援システム(4) -階層的ERC-
- [4] 同時投稿, "超LSI設計支援システム(5) -オンラインDRC-
- [5] 神戸尚志他, "ビルディングブロック型スタンダードセル方式LSIの自動レイアウトシステムSHARPSIIについて,"電子通信学会技術研究報告 Vol.85, No.277,CAS85-142, 1986.
- [6] 千葉徹, "論理設計支援環境について,"昭和60年度電子通信学会総合全国大会予稿集。