

逐次型推論マシン C H I 小型化版の設計思想

5B-6

中崎良成、小長谷明彦、横田 実、梅村 護、山本昌弘
 (日本電気㈱ C&Cシステム研究所)
 内田俊一 (新世代コンピュータ技術開発機構)

1. はじめに

知識処理システムとしてPrologで記述されたエキスパートシステムの報告が増え、各種Prolog処理系も実現され始めている。今後、幅広い実用システム実現に向けたProlog処理性能、プログラミング環境を向上させるための研究開発が求められている。Prolog言語は知識情報処理システム構築のための開発用言語として開発者個人の利用環境を重視する必要がある言語である。また、Prolog言語の処理性能の観点から、従来の汎用計算機におけるTSS、バッチ処理環境では、応答速度の面で不十分であり、利用者の利用環境に即したより高性能な処理系が必要である。筆者らは性能に重点を置いて第5世代プロジェクトの一環として前期末までにProlog処理専用マシンCHI (Co-operative High performance sequential Inference machine)[1][2]を開発した。CHIは大型計算機で利用されているCML素子で実現し、'append'プログラムで280KLIPSを達成した。

Prolog言語が実用的な応用に広く使われるためには性能と共にマシンの利用環境をも重視して、小型化およびマンマシンインタフェースの向上を図る必要がある。このような観点から第5世代プロジェクトの一環[3]として開発を進めている小型化版CHIの概要、設計思想について報告する。

2. 開発の狙い

小型化版CHI開発の目標にしている'Prolog言語処理における使い易いツール'を実現するため、

- (1) マシン利用者への高速なレスポンスを実現するために必要な高速処理系の実現、
- (2) マシン利用者が主体的にマシンを運用操作できるように必要なマシンの小型化、
- (3) ウィンドウシステム、プログラム開発用各種支援ソフトなどによる良好なマンマシンインタフェースの実現、

が必要である。小型化版CHIでは、CHIに比べ、特に2、3を主要目標にする。1の高性能化においても、小型化に伴う一般的な性能低下傾向をアーキテクチャ、ハードウェアの改良により、CHIと同等の高性能を達成する。小型化はCHIの大型汎用

計算機規模に対してディスクサイド規模を目標にする。

3. 設計思想

小型化版CHIのハードウェアを中心とするシステム基本部については第5世代プロジェクトの中期前半に終了し、システムの拡張および評価を中期末までに終了する予定である。Prolog言語処理の高性能化と利用環境向上に必要な言語処理機能の充実を開発の最重点目標とし、既存システムのI/Oになれた利用者のマンマシンインタフェースを保持しながらスムーズに小型化版CHIの利用に移ることができるようバックエンド型のプロセッサ構成を採用した。

高性能

- (1) 機械語命令の観点から、次の2種の機械語命令を備える。
 - (a) Prolog言語処理の核となるユニフィケーション、スタック操作作用の高レベルな機械語命令(D.Warren提案を基本とする)
 - (b) システム記述、実用的な応用システム開発などで必要な組込述語をランタイムルーチンとして命令列で実現するために2、3マシンサイクル程度で実行できる基本命令
- (2) コンパイラにより前記2種命令への最適化コードを生成する。最適化項目として遅延分岐をも考慮する。
- (3) Prologにおけるユニフィケーション処理の基本となるデータタイプの判別を高速に実現するためのタグ付きデータアーキテクチャを採用する。
- (4) 命令の先取り制御を可能にするハードウェア高速なメモリアクセスを実現するための複数アドレスレジスタを導入する。
- (5) 実用的な大規模プログラムの実行性能向上を図るため大容量主記憶(128M語)を備える。

小型化

- (1) CMOSゲートアレイ、高機能TTL・IC、高速/高密度SRAM利用による論理回路部の小型化。

Design of a CHI Compact Version

Ryosei NAKAZAKI*, Akihiko KONAGAYA*, Minoru YOKOTA*, Mamoru UMEMURA*, Masahiro YAMAMOTO*, Shunichi UCHIDA**

* NEC Corporation, ** INSTITUTE FOR NEW GENERATION COMPUTER TECHNOLOGY

(2) 1MビットDRAM・ICと両面実装のメモリカードによる主記憶部の高集積化

マシンの利用環境

- (1) バックエンド型のマシン構成を採用している小型化版CHIはマルチウィンドウを実現しているホストマシンでは1つのウィンドウとして認識される。これは遠隔手続き呼出しによるホスト-小型化版CHI通信によって実現しており、ネットワークには、同一の方式で結合可能である。
- (2) Prolog言語のサポートを基本にし、システムプログラム構築に利用されるマルチプロセス機能、多重名前空間を導入したプログラミング言語を提供する。
- (3) プロセスのアドレス空間としては十分であると考えられる4G語をサポートする。アドレッシングは、データ、機械語命令共に語(40ビット)を基本にしているので語単位である。

4. システム構成

図1にシステム構成を示す。小型化版CHIはI/Oインタフェースを介してホストプロセッサと通信する。通信データはDMA転送で主記憶部との間で授受される。プロセッサ部と主記憶とのデータ転送はコピーバック方式で制御されるキャッシュメモリを介して行う。キャッシュメモリ容量としては比較的大規模な32K語を備え、キャッシュメモリを含むプロセッサ部の独立性を高め、プロセッサ部での処理効率を向上させる。プロセッサ部ではProlog言語処理の高速化には必須であるユニフィケーション処理、スタック操作処理をハードウェアで支援する。

ホストプロセッサでは、物理的なI/Oに関する全ての制御を行うと共に、利用者および小型化版CHI側からのI/O要求を調整するプロセスが存在する。小型化版CHIのプロセッサにおいては、セルフコンパイラ、インタプリタ、主記憶管理などの処理を

実現する。さらに仮想的なI/Oの処理をプロセッサ部で実現する。

5. 評価

マシンサイクルは170nsとして設計を進めている。これに基づく'append'プログラムの実行性能予測は310KLIPSである。遅延分岐などの導入を図れば、さらに性能を向上させることができる。

6. 今後の課題

マシン利用環境の優れたシステムにするためには、マシンの開発過程および応用プログラムの開発を通して、マンマシンインタフェース、プログラム管理、システム管理の諸機能を改良、拡充する必要がある。優れた利用環境実現の一環として、ICOTで開発されたPSIとの結合を図り、ESPトランスレータを開発してPSI上のESPプログラムをCHI上で処理可能にする予定である。他言語インタフェース、データベースとの結合、ネットワークとの結合に関してホストプロセッサとの機能分担を含めた実現方式の確立が、今後の課題である。日々進歩しているLSI技術により一層の小型化が可能であり、1カード化、1チップ化を目指したマシン構成の研究も必要である。

- [1] R.NAKAZAKI, et al: Design of a High-Speed Prolog Machine(HPM), 12th Annual International Symposium on Computer Architecture '85, pp.191-197
- [2] 梅村 護他: 逐次型推論マシンCHIの性能評価、情報処理学会第33回全国大会論文集 1986(本稿)
- [3] S.Uchida, et al: Sequential Machine: SIM Progress Report, Proc. of the International Computer System '84, pp.58-69
- [4] 小長谷明彦他: 逐次型推論マシンCHI小型化版のアーキテクチャ、情報処理学会第33回全国大会論文集 1986(本稿)
- [5] 幅田伸一他: 逐次型推論マシンCHI小型化版のハードウェア、情報処理学会第33回全国大会論文集 1986(本稿)

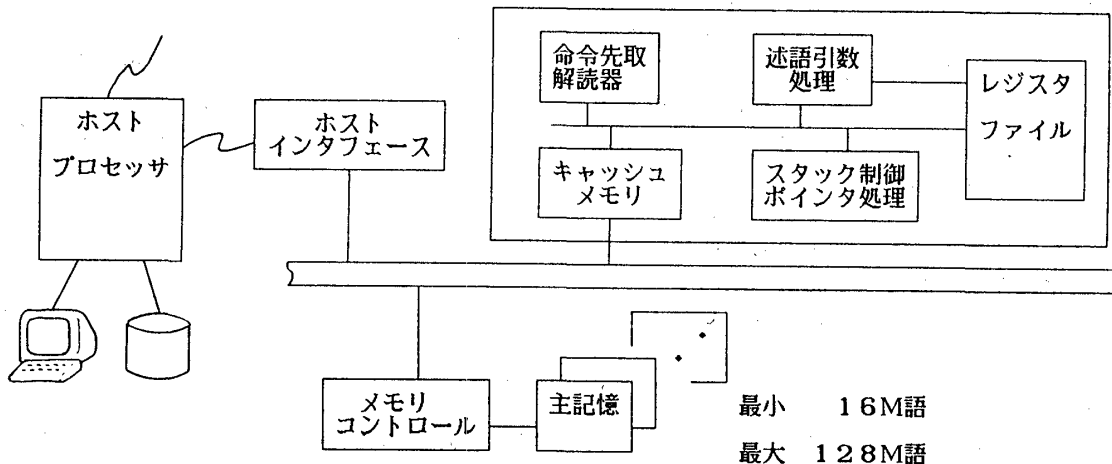


図1 システム構成