

# デジタル回路実験のための WBT システム

泉 宏志<sup>†</sup> 武田 有志<sup>††</sup> 森 久直<sup>††</sup>  
 坂巻 佳壽美<sup>††</sup> 栗原 朋之<sup>†††</sup>  
 宇賀神 孝<sup>†††</sup> 村越 英樹<sup>†</sup>

WBT (Web-Based Training) と呼ばれる教育システムが多数提案され、開発されているが、実験を扱う WBT システムは少ない。そこで本論文では、デジタル回路実験のための WBT システムを提案する。ここで提案する WBT システムはサーバ/クライアントシステムであり、学習者は、クライアントが持つ実験用ボードで実験を行う。実験用ボードには、FPGA (Field Programmable Gate Array) が搭載しており、サーバから実験用回路データを書き込むことができる。また、指導者は、実験用ボードの状態を JTAG (Joint Test Action Group) テストを応用したモニタリング機能によって把握できるため、学習者への適切な指導が可能である。本システムを用いてデジタル回路実験を行い、実験室で行われているデジタル回路実験と同様な実験ができることを確認した。

## A Web-Based Training System for Digital Circuit Experiments

HIROSHI IZUMI,<sup>†</sup> YUJI TAKEDA,<sup>††</sup> HISANAO MORI,<sup>††</sup>  
 KAZUMI SAKAMAKI,<sup>††</sup> TOMOYUKI KURIHARA,<sup>†††</sup> TAKASHI UGAJIN<sup>†††</sup>  
 and HIDEKI MURAKOSHI<sup>†</sup>

A lot of WBT (Web-Based Training) systems have been proposed and developed. However, there are few WBT systems treating experiments. Then, this paper proposes a new WBT system for digital circuit experiments. This system is a server/client system, and the exercises and experiments are performed with the FPGA (Field Programmable Gate Array) based training board on the client. The instructor can know the state of the circuits by the monitoring function adapting JTAG (Joint Test Action Group), and can teach to the student suitably. As the result that actually exercised with created educational contents, we confirmed that the same study as digital circuit experiments in current educational institutions could be performed.

### 1. はじめに

WWW に代表されるコンピュータネットワークの普及にともない、WBT と呼ばれる教育システムが多数提案され、開発されている<sup>1)~10)</sup>。これらの多くは、VOD (Video on Demand) などを利用した一方的な講義形式のものであり、理工学系の学習では重要な要素である実験を扱う WBT システムは少ない。実験を扱う WBT システムとしては、シミュレーションにより物理現象を疑似体験させるシステム<sup>4)~10)</sup>が提

案されているが、電子回路の設計・製作実験などの場合、シミュレーションだけでは不十分である。実際に測定器を操作し、信号を測定するなどの行為による経験が非常に重要である。また、実際の実験装置を備えた Virtual Laboratory<sup>8)~10)</sup>も存在するが、これらのシステムでは、実験装置がサーバ側に設置されているため、学習者はコンピュータネットワークを通して、シミュレーション結果を見ているのと変わりが無い。

我々の研究室では、学部 3 年生を対象に、FPGA (Field Programmable Gate Array) を搭載した実験基盤を用いて、デジタル回路の設計・製作実験を行っている。この実験では、設計した回路をハードウェア記述言語 Verilog-HDL や VHDL で記述し、シミュレーションによる動作確認を行った後に FPGA 搭載ボードに回路をダウンロードし、測定器を用いてデバッグ、テスト、動作確認を行う。このように実際にハードウェ

<sup>†</sup> 東京都立科学技術大学  
Tokyo Metropolitan Institute of Technology

<sup>††</sup> 東京都立産業技術研究所  
Tokyo Metropolitan Industrial Technology Research Institute

<sup>†††</sup> アンドールシステムサポート株式会社  
ANDOR System Support Co., LTD

アに触れ、オシロスコープやロジックアナライザなどを使用して、回路のデバッグや動作確認を行い、実験をすることが技術者教育では不可欠である。研究室内で実験を行う場合には、学習者と指導者が同じ部屋にいたので、学習者の行動を指導者が監視し、適切な指示をすることが可能である。たとえば、測定器のプロブを接続する位置が正しくない場合、指導者は回路図と実装基盤を目視し、正しい接続位置を伝えることができる。

以上より、WBTシステムを用いてデジタル回路実験を行う場合には、

- (1) 回路実装用の基盤
- (2) 学習者の行動を監視するモニタリング機能が不可欠である。そこで本論文では、学習者側パソコンに実験用ボードを持ち、この実験用ボードのモニタリング機能を持つデジタル回路実験のためのWBTシステムを提案する。本システムは、基本的にはサーバ(指導者)クライアント(学習者)システムであり、学習者側のパソコンにはFPGAを実装した実験用ボードを持つ。学習者はこのボードを用いて、回路作成や信号測定などの実験を行う。また、実験用ボード上に再構成可能なICであるFPGAを搭載することで、サーバから実験用回路データの配信を可能とする。モニタリング機能の実現には、デジタル回路をデバックするための規格として知られるJTAG(Joint Test Action Group)<sup>11),12)</sup>テストを応用し、実験用ボード上の結線情報と信号波形を取得することを可能とする。

学習者側パソコンにFPGAを実装した実験用ボードをそなえること、およびJTAGテストを応用して実験用ボードの状態をサーバ側からモニタリングできることにより、

- (a) 実際に実験を経験できる、
  - (b) サーバから回路データを配信することで、多様な実験を実施できる、
  - (c) 学習者の回路状態をモニタリングできる、
- デジタル回路実験のためのWBTシステムを実現した<sup>13),14)</sup>。

2章では、デジタル回路実験のためのWBTシステムの概要について述べる。3章では、提案するWBTシステムの実現において、キーポイントとなるJTAGテストを応用したモニタリング機能の実現について説明する。4章では、WBTシステムおよびモデルコンテンツの実現について解説する。そして、5章では、評価実験とその結果について述べる。6章は本論文のまとめと今後の課題である。

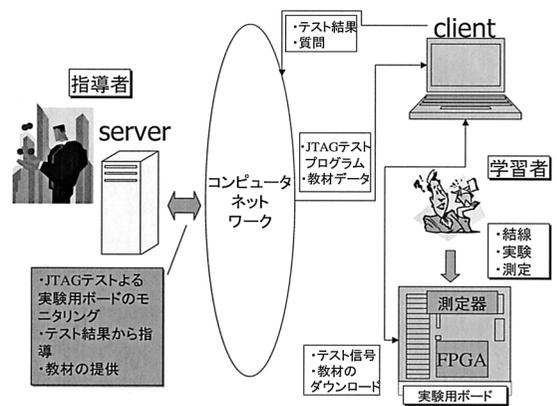


図1 デジタル回路実験 WBTシステムの概要

Fig. 1 WBT system for the experiment of the digital circuit.

## 2. WBTシステムの概要

本章では、まずデジタル回路実験のためのWBTシステム全体の概要について述べる。次に指導者側サーバシステム、学習者側クライアントシステムの提供している機能について説明する。

### 2.1 WBTシステム全体の概要

提案するデジタル回路実験のためのWBTシステムは、図1に示すように、コンピュータネットワークに接続された教材配信サーバと学習者側に設置されたパソコン、およびパソコンに接続された実験用ボードから構成される。実験用ボードには、FPGA、測定器および学習者が自由に結線を行うことができるワークスペースが実装されている。

サーバは、デジタル回路実験のための基礎知識や実験手順といったHTMLベースの教材や実験用ボード上に実装されたFPGAに書き込む回路データをネットワーク経由で学習者側パソコンに配信する。また、サーバには、学習者の結線情報をモニタリングする機能を備えている。学習者は、Webブラウザを介してサーバにアクセスし、教材の提供を受け、回路設計、デバッグなどデジタル回路の実験を行うことが可能である。

### 2.2 指導者側システム

指導者側システムであるサーバは、論理回路の基本動作や実験の内容を解説するHTMLベースの教材を配信するための通常のWebサーバ機能のほかに、学習者側パソコンに接続された実験用ボードの回路情報を取得するための機能、実験用ボードに実装されたFPGAに実験用回路データを配信する機能、そして、リアルタイムに実験指導を行うためのチャット機能を

持つ。

指導者側システムには、そのインタフェースとして学習者モニタを備えており、1) 現在実験中の課題 ID 取得機能、2) ワークスペースの端子結線情報取得機能、3) 各端子の信号の状態取得機能、4) 測定器のプロープの位置情報取得機能を有する。1) の機能は実験課題により、ワークスペースの入出力端子の割当てが異なるため、学習者側パソコンに確認するためのものである。2)~4) は JTAG テストにより取得する情報である。これらの機能は、指導者の要求により随時実行可能である。

一方、実験用回路データの配信は、学習者側のパソコンから要求された時点で実行され、要求された実験用回路データを送信する。

### 2.3 学習者側システム

学習者側システムであるクライアントは、サーバに用意された HTML ベースの教材を取得するための通常の Web ブラウジング機能のほかに、回路データを実験用ボードの FPGA に書き込むための機能、そして、実験用ボードの結線、各端子の信号の状態、測定器のプロープ位置を JTAG テストによって取得するための機能を持つ。

サーバから配信される教材には、1) 実験用回路データをサーバから取得するためのプログラム、2) 実験中の課題 ID と回路状態を送信するためのプログラム、チャットプログラムなどが埋め込まれている。1) は学習者がブラウザに表示されたボタンを操作することによって動作し、サーバに対して回路データの送信要求を送り、受信した回路データを FPGA に書き込む。また、2) は指導者からの要求に応じて JTAG テストを実行し、その結果を指導者に送信する。

## 3. JTAG テストを利用したモニタリング機能

本章では、学習者側パソコンに接続された実験用ボードのモニタリング機能を実現する JTAG テストおよび通信プロトコルについて述べる。

### 3.1 JTAG テスト

デジタル回路実験のための WBT システムでは、学習者側のパソコンに接続された実験用ボードの回路情報モニタリングが重要な要素となる。本システムではモニタリング機能の実現に、IEEE1149.1 として規格化されているプリント基板のテスト手法である JTAG テスト(バウンダリスキャンテスト: Boundary-Scan Test)を採用した。JTAG テストを行うには、JTAG コントローラとプロープ役となるバウンダリスキャンレジスタ(BSR: Boundary-Scan Register)を敷設す

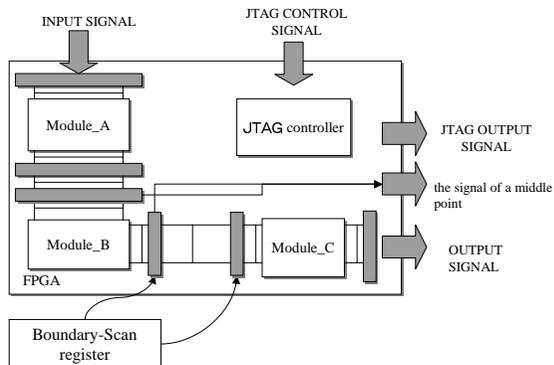


図2 実験用ボード上の FPGA の回路構成例

Fig. 2 The circuit composition example of FPGA on the training board.

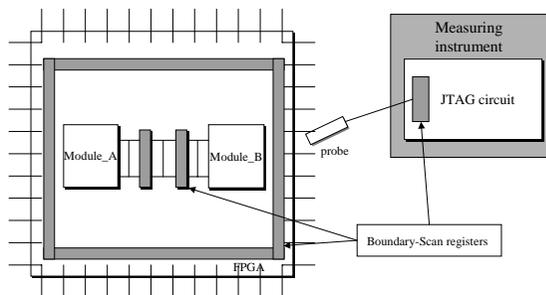


図3 JTAG テストによるプロープ接続情報の獲得

Fig. 3 The monitoring by JTAG.

るだけでよい。

JTAG テストを行い結線情報などを取得する場合、図2に示すように、JTAG コントローラを組み込み、教材となる各回路モジュールの入出力ごとに BSR を埋め込む。こうすることで、モジュール A とモジュール B との間の結線情報は、JTAG のテストモードを使用して、モジュール A 側の BSR にテスト信号を与え、モジュール B 側の BSR でテスト信号を受信することで獲得できる。また、JTAG のノーマルモードを使用すれば、回路の動作中に任意のタイミングで、BSR に信号をラッチすることが可能である。さらに、図3に示すように、実験用ボード上の FPGA の出力ピンと測定器のプロープ部分に BSR を配置することで、学習者が持つプロープの位置情報も取得できる。この情報により、学習者が想定位置と違う場所にプロープを接続した場合には、適切な指示を出すことが可能となる。

図4を例に結線のモニタリングについて述べる。モジュール A とモジュール B の結線を得る際を考える。最初にモジュール A 側の BSR I の  $x$  に 1 をセットし、その他の BSR を 0 にセットする。すると、 $x$  に

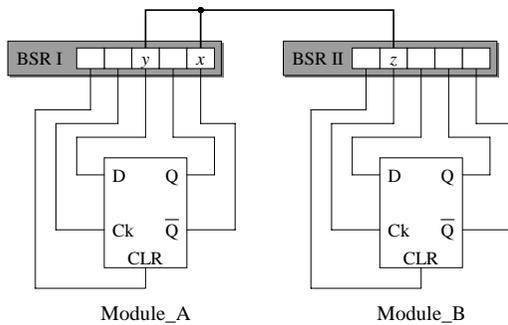


図4 JTAGテストによる結線情報の獲得例

Fig. 4 The getting example of the wiring information.

表1 サーバ/クライアント間で転送される Java オブジェクト  
Table 1 Java objects translated between server/client.

objects	parameters
(a) ContentRequestMessage	—
ContentResultMessage	content-id
(b) ScanRequestMessage	mode
ScanResultMessage	mode, result

結線された BSR I の  $y$  と BSR II の  $z$  のみが 1 となり、その情報から結線されていることが分かる。このテストを BSR すべてに繰り返すことで回路の結線を得ることができる。

### 3.2 モニタリングのための通信プロトコル

本システムは、基本的にサーバ/クライアントシステムであり、HTML ベースの教材の配信には HTTP を用いる。しかし、サーバ側からの回路情報のモニタリングおよびチャットには、リアルタイム性が必要であることから、独自に定義したプロトコルによって通信する(表 1)。(a)、(b) はそれぞれ学習者の実験内容の取得、学習者の回路情報の取得に対する Java のクラス名を表しており、指導者および学習者からの要求によって、対応するオブジェクトが生成、シリアルライズされ、通信がなされる。

ContentResultMessage の content-id は、学習者がブラウザで表示している実験中の課題 ID (後述する bool, counter など) である。また、ScanResultMessage の result には JTAG テストによる結果が入る。結線情報の要求 (mode = 1) に対しては結線されている端子 ID が、端子の信号の状態取得要求 (mode = 2) に対しては端子 ID とその状態 0/1 が、プローブ位置の要求 (mode = 3) に対してはプローブが接触している端子 ID が、それぞれリスト形式で格納される。

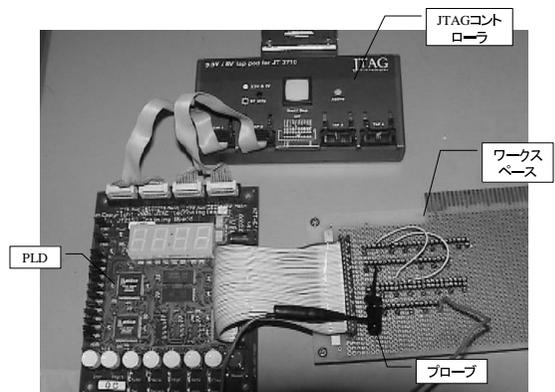


図5 簡易的な実験用ボード

Fig. 5 The simple training board.

## 4. WBT システムおよびモデルコンテンツの実装

本章では、実験用ボード、学習者モニタ、学習者側インタフェース、および、デジタル回路の初歩的な実験を内容とするモデルコンテンツの実装について述べる。特に学習者モニタの実装については、モデルコンテンツの表示画面を例にあげ詳しく説明する。

### 4.1 実験用ボード

図 5 に示すように、JTAG に対応した Lattice PLD 2K100 を搭載したボード (以下、PLD ボードと呼ぶ)、結線を行うためのワークスペースおよび JTAG コントローラ JT3710 から構成される簡易的な実験用ボードを実装した。PLD ボードは、JTAG コントローラを介して、学習者のパソコンに接続されている。PLD ボードには、回路の出力信号を表示する 7 セグメント LED と入力信号を与えることができるスイッチが搭載されている。これらの入出力装置は、PLD をプログラムすることで自由に利用できるように、学習者にこれら入出力装置を利用した実験内容を提供できる。また、PLD ボードは BSR を搭載したバッファを介して、ワークスペースと接続されている。そのため、PLD ボード・ワークスペース間の信号は、すべて JTAG テストにより走査できる。ワークスペース上には、PLD ボードからの信号の端子が設けられ、学習者はこの端子を結線することで、後述するカウンタの作成実験などを行うことができる。さらに、ワークスペースでは、信号測定用のプローブが実装されている。このプローブでは、学習者への信号の表示、および、JTAG テストによる指導者へのプローブの位置情報を提供することができる。

ここで実装した実験用ボードでは、市販の JTAG コ



図 6 学習者モニタ

Fig. 6 The student monitor.

ントローラを使用した，JTAG 自体は IEEE の規格として公開されているため，容量の大きい FPGA を用いて，プログラムすることで，その機能を FPGA 内に実装することもできる．

#### 4.2 学習者モニタ

図 6 に示すように，学習者モニタは学習者の状態を写し出すモニタ部，指導するためのチャット部から成り，Java で開発した．モニタ部には，学習者側の実習用ボードのワークスペースとその状態が表示され，そして，これらの情報を取得するためのボタンが配置されている．指導者がこれらのボタンを押すと，3.2 節で示した通信プロトコルに従い，学習者の教材に埋め込まれているプログラムに対して要求がなされる．その後，要求に対する結果が返ると，その情報に沿って，モニタ部に視覚的に描画される．情報取得のためのボタンには，内容，結線，信号，プローブ，クリアの 5 種類がある．内容ボタンを押すと，課題 ID を取得後，課題名とその課題に応じた端子名がワークスペース上に表示される．また，結線，信号，プローブボタンを押すと，学習者側の JTAG テストの結果をもとに，端子間の結線，信号の 0/1 状態を表す色の付いた矩形，プローブ位置を表すための色の付いた矩形がそれぞれ描画される．

学習者モニタは，教材に埋め込まれているプログラムが起動するのを待ち続け，起動と同時にそのプログラムとの接続を確立する．複数の学習者が同時に接続を試みた場合には，先に実験を開始した学習者との接

続を行うが，他の学習者との接続は行われず，最初の接続だけが維持される．スレッドなどを利用して，マルチユーザに対応させることは可能であるが，まず，実験用ボードのモニタリングの有用性を示すことが重要であるため，シングルユーザだけに対応した学習者モニタを実装した．

#### 4.3 学習者側インタフェースおよびモデルコンテンツ

本節では，作成したモデルコンテンツをもとに，学習者の表示画面や機能について説明する．モデルコンテンツとして作成したものは，ブール代数・カルノ図実験，および，8 進カウンタの設計・製作実験の 2 種類である．以下にその詳細と学習者の表示画面と機能について述べる．

##### 4.3.1 ブール代数・カルノ図実験

本実験では，ブール代数とカルノ図について学習するとともに，与えられた論理代数をカルノ図で簡略化し，その論理が実際に正しく動作するかどうかを確認する．

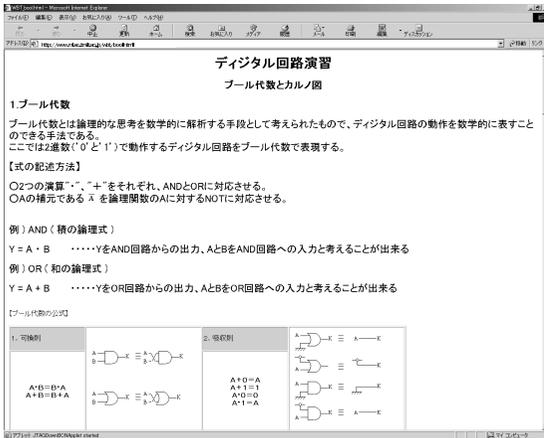
図 7(a) は本実験での画面構成を表しており，実験に必要な基礎知識の説明文と問題文で構成される．ここまでは従来の WBT システムと同様であるが，さらに，図 7(b) に示すように，解答に対応した回路データを実験用ボードに書き込むためのダウンロードボタン，回路の端子名を表示したワークスペース図，そして，チャット部で構成される．

本実験は次の流れで行われる．まず，ブール代数とカルノ図に関する説明文により，その基礎を学習する．そして，問題文にある論理代数を簡略化し，複数用意された答えの中から正しいと思われるブール代数式を選択する．その後，解答の右横に配置されたダウンロードボタンを押すことで，その解答に対応した回路データをサーバから受信し，実習用ボードの FPGA に書き込まれる．学習者は，端子の信号の状態をプローブを使って検査し，その回路が正しいことを確認した後，実験を終了する．実験中，学習者はチャット部を使って指導者に質問などをすることができる．

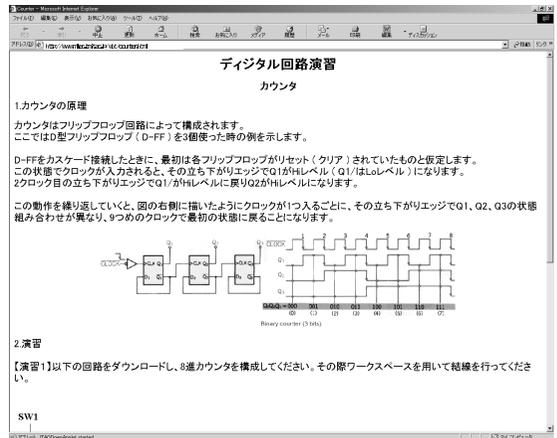
##### 4.3.2 8 進カウンタの設計・製作実験

本実験では，カウンタの原理やその基本回路である D-FF (D-Flip Flop) について学習するとともに，用意された D-FF を実際に結線して 8 進カウンタを設計し，正しく動作するかどうかを確認する．4.3.1 項の実験とは異なり，学習者にはあらかじめ決められた回路を選択するのではなく，与えられた回路に対して結線することが求められる．

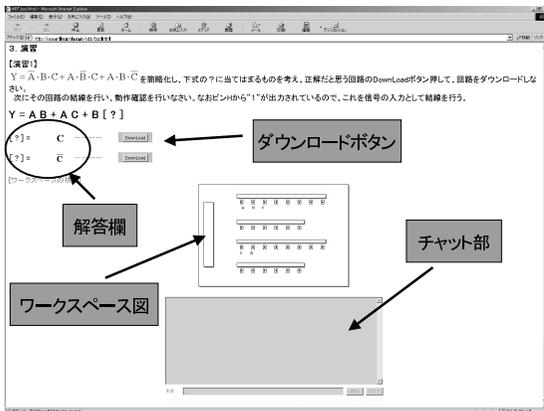
図 8(a)，(b) は本実験での画面構成を表しており，



(a) 基本学習



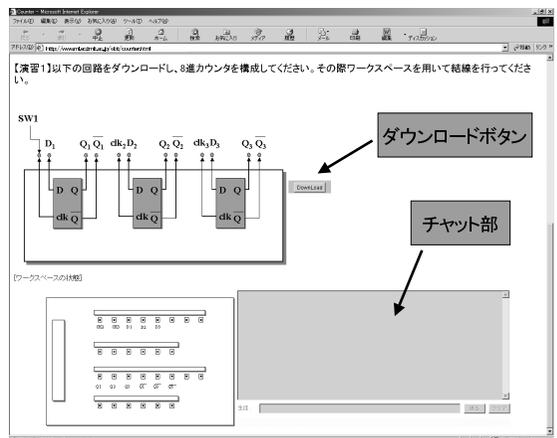
(a) 基本学習



(b) 実験

図7 ブール代数実験

Fig. 7 The experiment of Boolean expression.



(b) 実験

図8 8進カウンタの設計・製作実験

Fig. 8 The experiment of design for the octal counter.

実験に必要な基礎知識の説明文、問題文、そして、結線されていない3つのD-FFで構成された回路データのダウンロードボタン、回路の端子名を表示したワークスペース図、そして、チャット部で構成される。

本実験は次の流れで行われる。まず、カウンタの原理とD-FFの説明文により、その基礎を学習する。そして、D-FFだけで構成された回路をサーバからダウンロードし、実験用ボードのワークスペース上にある端子を結線することで、8進カウンタを製作する。実験中、学習者は4.3.1項と同様に、チャット部を使って指導者に質問などをすることができる。

### 5. 評価実験

本章では、WBTシステムを評価するために行った評価実験とその結果について述べる。

#### 5.1 実験内容

デジタル回路実験というカテゴリに対し、WBT

という教育システムが対応できるかどうかを検証するために、前章で示したWBTシステムおよびモデルコンテンツを用いて、システムの評価実験を行った。ここで行った評価実験は、デジタル回路の既学習者である大学4年生および大学院修士課程の学生を被験者とし、WBTシステムを用いてモデルコンテンツの実験を行ってもらい、WBTシステムを利用した実験が、通常の実験室で行われる実験と比較して、同様な実験が体験できたかどうかをアンケート調査により問うものである。WBTを用いたデジタル回路実験は、被験者となる学生1人とネットワークに接続された学習者システムを同一部屋に置き、指導者は別室に設置された指導者システムから実験経過を観察し、被験者の状況に応じたアドバイスをチャット部を用いて進めた。このとき、被験者は指導者からのアドバイスをただ待つだけでなく、チャット部を利用して指導者に質

問することもできる。

また、実験終了後に実施したアンケート調査の定型質問項目と各質問項目の意図している調査内容は、次のとおりである。

- (A) デジタル回路の理解が深まりましたか？  
WBTシステムを利用して実施したモデルコンテンツの実験内容を理解できたか純粹に問う設問。被験者がデジタル回路の既学習者であったため、このような設問とした。
- (B) WBTシステムは使いやすいですか？  
WBTシステム自体の使いやすさを問う設問。
- (C) 実際の実験と同様な実験を行えましたか？  
実験室での実験と比較して、WBTシステムを利用した実験の印象を問う設問。
- (D) 実際の実験と同様な指導を受けることができましたか？  
実験室での実験と比較して、WBTシステムを利用した実験での指導の印象を問う設問。

これらの定型質問項目には、被験者に5段階(非常に良い, 良い, 普通, 悪い, 非常に悪い)で評価してもらった。また、WBTシステムに対する自由な意見をできるだけ詳しく記述してもらった。

## 5.2 実験結果および考察

この評価実験に協力していただいた被験者は18人である。図9にアンケート調査の定型質問項目に対する結果を示す。どの質問に対しても「非常に良い」、「良い」という回答が大半を占め、良い結果を得たといえる。特に質問(C)については、実際に実験用ボード上で実験を行ったことから、18人中16人が「非常に良い」と回答している。また、質問(D)の結果から、実験指導についても良好であったことがうかがえる。これは、結線や信号状態のモニタリングにかかる時間が1~2.5秒程度と短いことから、WBTシステムであるにもかかわらず迅速な指導ができたことに起因していると考えられる。この結果より、実際の実験と同様の実験、同様の指導を受けることができるという評価を得ることができたといえる。さらに、アンケート調査の自由意見記述欄からは、「実際の実験よりも面白かった」、「興味が持てた」などのWBTシステムに好印象を持つ意見を得ることができた。被験者にその理由を聞き取り調査により確認したところ、質問のしやすさと回答の早さがその理由となっており、双方の指導が行えたといえる。

一方、質問(B)の結果が他の質問に比べ、あまり良くないことから、WBTシステムの使いやすさに問題があることが分かる。アンケート調査の自由意見記

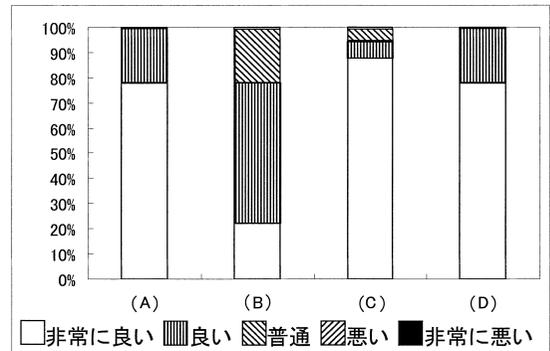


図9 アンケート結果

Fig. 9 The questionnaire result.

述欄においても、実験用ボードとHTMLベースの教材の関係、または実験用ボードの取扱いに戸惑ったとの意見が多く見られた。このことから、実験用ボードの使用方法や実験用ボードとの関係性を強く重視した教材を開発する必要があることが分かった。また、HTMLベースの教材に埋め込まれたチャット部を別ウィンドウに開き、つねにブラウザのしている部分にチャットウィンドウがある状態が好ましいとの意見も数件寄せられた。このことから、HTMLベースの教材の内容だけでなく、見せ方にも十分な配慮が必要であることが分かった。

## 6. おわりに

本論文では、デジタル回路実験のためのWBTシステムを提案した。本システムは、

- 学習者側が実験用ボードを持つことで実際の実験を体験できる、
- 実験用ボードにFPGAを搭載し、サーバから実験用回路データ配信することで、多彩な実験を提供できる、
- JTAGを応用したモニタリング機能により、指導者が学習者の状態を詳しく知ることができ、適切な指示を与えることができる、

という特徴を持つ。モデルコンテンツを作成し、評価実験を行った結果、学習者は実際の実験と同様の実験、同様の指導を受けられることを確認した。

今後の課題は、アンケート結果を反映した教材の作成、学習者モニタのマルチユーザへの対応、指導者を補助するための自動回答システムの開発などである。

## 参考文献

- 岡崎泰久, 渡辺健次, 近藤弘樹: WWW( World-Wide Web )を利用した知的CAI, 電子情報通信

- 学会論文誌, Vol.J80-D-II, No.5, pp.1304-1307 (1997).
- 2) Tewksbury, S. and Devabattini, K.: Towards Undergraduate Education in Systems Hardware Technologies, *Proc. InterPACK'99*, pp.13-19 (1999).
  - 3) Fung, A.C.W. and Yeung, J.C.F.: An Object Model for a Web-based Adaptive Educational System, *iceut12-04*, pp.420-426 (2000).
  - 4) Calazans, N.L.V. and Moraes, F.G.: Integrating the Teaching of Computer Organization and Architecture with Digital Hardware Design Early in Undergraduate Courses, *IEEE Trans. Education*, Vol.44, No.2, pp.109-119 (2001).
  - 5) Oakley, B.: A Virtual Classroom Approach to Teaching Circuit Analysis, *IEEE Trans. Education*, Vol.39, No.3, pp.287-296 (1996).
  - 6) Ko, C.C., Chen, B.M., Hu, S.Y., Ramakrishnan, V., Cheng, C.D., Zhuang, Y. and Chen, J.: A Web-based Virtual Laboratory on a Frequency Modulation Experiment, *IEEE Trans. Systems, Man, and Cybernetics*, Vol.31, No.3, pp.295-303 (2001).
  - 7) Ko, C.C., Chen, B.M., Chen, J., Zhuang, Y. and Tan, K.C.: Development of a Web-based Laboratory for Control Experiments on a Coupled Tank Apparatus, *IEEE Trans. on Education*, Vol.44, No.1, pp.76-86 (2001).
  - 8) Ko, C.C., Chen, B.M., Chen, S.H., Ramakrishnan, V., Chen, R., Hu, S.Y. and Zhuang, Y.: A Large Scale Web-based Virtual Oscilloscope Laboratory Experiment, *IEE Engineering Science and Education Journal*, Vol.9, No.2, pp.69-76 (2000).
  - 9) Marshall, B., Parker, M. and Stewart, T.L.: Senior Design Projects: A Design Example from Concept to Finished Product, *Proc. IECON'01*, pp.1771-1774 (2001).
  - 10) Alpert, S.R., Singly, M.K. and Fairweather, P.G.: Deploying Intelligent Tutors on the Web: An Architecture and an Example, *International Journal of Artificial Intelligence in Education*, Vol.10, pp.183-197 (1999).
  - 11) IEEE Standard Test Access Port Boundary-Scan Architecture, IEEE Std 1149.1-1990.
  - 12) 田中 明, 仲井裕育, 宇賀神考, 坂巻佳壽美: バウンダリ・スキャン手法を用いた電子機器の接続テスト事例, 産業計測制御研究会 IIC, pp.15-20 (1994).
  - 13) Izumi, H. and Murakoshi, H.: Proposal of the Web-Based Training System for the Experiment of the Digital Circuit, *Proc. IECON'01*, pp.1766-1770 (2001).
  - 14) 村越英樹, 泉 宏志, 石島辰太郎: デジタル

回路作製・実験のための遠隔教育システムの検討, 日本ディスタンスラーニング学会論文集, Vol.3, pp.33-37 (2001).

(平成 14 年 4 月 22 日受付)

(平成 15 年 7 月 3 日採録)



泉 宏志

2000年東京都立科学技術大学電子システム工学科卒業。2002年同大学大学院修士課程修了。同年ソニー株式会社入社。



武田 有志(正会員)

1995年東京都立科学技術大学電子システム工学科卒業。1997年同大学大学院修士課程修了。2001年同大学院博士課程修了。博士(工学)。宇都宮大学サテライトベンチャービジネストラボラトリ非常勤研究員を経て、現在、東京都立産業技術研究所主任。組み込み制御システム, マルチエージェント, ニューラルネットワーク等の研究に従事。電子情報通信学会, 電気学会, 信号処理学会各会員。



森 久直

1997年電気通信大学電子工学科卒業。現在、東京都立産業技術研究所主任。組み込みシステムに関する研究開発に従事。



坂巻佳壽美

1974年日本大学理工学部電気工学科卒業。現在、東京都立産業技術研究所主任研究員。マイコン組み込み製品開発に関わる研究に従事。



栗原 朋之

1988年アンドールシステムサポート株式会社入社。現在，エンベデッドソリューションズ事業部主任。マイクロコンピュータおよび JTAG テスト応用システムの設計開発に従事。



宇賀神 孝

1967年明治大学工学部電気工学科(通信工学)卒業。同年東芝オーディオ工業(株)技術部。1970年アルプス電気(株)開発部。1975年アンドールシステムサポート株式会社入社。マイクロコンピュータ応用機器・システムの計画・開発・教育に従事。現在，エンベデッドソリューションズ事業部部門長。JTAG テストシステム，開発支援システムおよび組込み教育トレーニングを統括。



村越 英樹(正会員)

1985年東京農工大学工学部数理情報工学科卒業。1987年同大学大学院修士課程修了。1991年横浜国立大学大学院工学研究科博士後期課程修了。工学博士。1991年4月より東京都立科学技術大学に奉職。現在，同大学工学部電子システム工学科助教授。並列処理アーキテクチャ，ディスタンスラーニングシステム等の研究に従事。IEEE，ACM，電子情報通信学会，電気学会，計測自動制御学会，日本ディスタンスラーニング学会，信号処理学会各会員。