# ブロックフロー抽出のための類似度計算ハードウェア

大作一矢 † Kazuya Osaku 富岡洋一 †

北澤仁志 †

Yoichi Tomioka

Hitoshi Kitazawa

#### †東京農工大学

Tokyo University of Agriculture and Technology

## 1 はじめに

動画像におけるフレーム間でのブロックの対応 (本稿ではこれをブロックフローと呼ぶ)を求めるには,各ブロックの特徴量を抽出し,ブロック間の類似度に基づき最適対応を得る必要がある.ブロックの特徴量記述にはSIFT/SURF のように拡大,縮小,回転にロバストな特徴量が望ましいが,これらの計算の高並列ハード化には多量の演算器と記憶容量が必要となる.

本研究では,物体の形状は急激には変化しないという 仮定の下では,比較的簡単な特徴量,類似度計算手法を 用いても良好なフローが得られることをソフトウェアシミュレーションで示す.また,この結果に基づき,比較 的小規模な HSV ヒストグラム計算ハードウェア及び類 似度計算ハードウェアを提案する.

## 2 形状保存処理

図1にテンプレート画像と被探索画像の例を示す.物体の皺の形状や照明条件の違いのため,特徴点の正しい対応は得られないが,テンプレート画像が被探索画像の破線部に対応していることは,人が見れば容易に識別できる.これは,物体の形状は急激には変化しないと仮定しているためと考えられる.この仮定を用いることで,人が見て自然な対応が得られ,また,各ブロックの特徴量比較は高精度でなくとも対応を取ることが可能であると予想される.

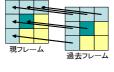
本稿では,この予想を検証するため以下の2通りの処理を組み込みシミュレーションを行った.

処理 1:注目ブロックの 8 隣接ブロックの中で,注目 ブロックと同一のオブジェクトに属するブロックの類似度を加算し,注目フローの類似度を修正する.(図 2)

処理 2:色情報によるマッチングで求めた最適対応から,オブジェクト毎に求めた最小移動距離フロー [1] に基づき,妥当なフローと不自然なフローの類似度を修正する.これを収束するまで繰り返す.(図 3)



図1 被探索画像とテンプレート



注目ブロック□ 同一オブジェクト■ 異なるオブジェクト

図 2 同一オブジェ クトの隣接ブロック 類似度を加算

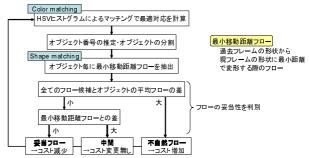


図3 色情報と形状によるマッチングの繰り返し

# 3 特徴量及び類似度計算手法の検証

形状保存の有無と bin 数及び類似度計算手法の関係を検証し,ハードウェアの仕様を決定するため,ソフトウェアシミュレーションを行った.ブロックフローの妥当性の指標として,評価コストは式(1)の右辺第2項を,抽出したブロックフローの数で割った値を用いた.

$$E = \sum_{p} c(p, f_p^k) + \lambda \sum_{p} \sum_{q \in N_p} d(p, q, f_p^k, f_q^k)$$
 (1)

p,q を現フレームのブロック,p,q と対応する過去フレームのブロックを  $f_p^k$ ,  $f_q^k$  とする.c はブロック類似度, $N_p$  は p の 8 隣接ブロックの中で同じオブジェクトに属するブロックを表す.d はマンハッタン距離を用いた.動画像におけるブロック間対応は,排他的ブロックマッチング [1] により求めた.また,ブロックサイズは  $8\times 8$  画素とし,特徴量として HSV ヒストグラムを用いた.

最初に,形状保存の有無とヒストグラムの bin 数の関係について検証した.このとき,類似度計算手法はバタチャリア距離を用いた.シミュレーション結果を表 1 に示す.表 1 より,形状保存処理を適用すれば bin 数の影響は少ないと考えられるため,ハードウェアの作りやすさから bin 数は (H,S,V)=(6,4,8) と定めた.bin の総数は  $H\times S+V$  より, $6\times 4+8=32bin$  となる.

次に,HSV ヒストグラムの bin 数を (H,S,V)=(6,4,8) とし,形状保存と類似度計算手法の関係について検証した.シミュレーション結果を表 2 に示す.表 2 より,形状保存処理を適用すれば類似度計算手法の影響は少ないと考えられるため,類似度計算手法は,他の 2 つと比べて回路規模の小さい差分絶対値和と定めた.

表 1 形状保存, bin 数,評価コストの関係

	形状保存処理なし	処理 1 のみ	処理1及び処理2		
(H,S,V)=(6,2,2)	2.51	1.60	0.30		
(H,S,V)=(6,4,4)	2.82	0.76	0.21		
(H,S,V)=(6,4,8)	2.55	0.58	0.17		
(H,S,V)=(8,6,8)	2.61	0.51	0.19		
(H,S,V)=(10,10,10)	2.49	0.50	0.20		

表 2 形状保存,類似度計算手法,評価コストの関係

	形状保存処理なし	処理1のみ	処理1及び処理2
バタチャリア距離	2.55	0.58	0.17
ユークリッド距離	2.07	0.61	0.20
差分絶対値和	2.46	0.61	0.15

# 4 ブロックフロー抽出ハードウェアの構成

ブロックフロー抽出ハードウェアの構成を図4に示す.ハードウェアはブロック特徴量抽出回路(HistGen),ブロック類似度計算回路(Similarity)と1次割当計算回路(Assignment)から構成される.まず入力した画素データがYCbCr形式からRGB形式に変換され,画像の横1ライン分がLine Bufferに保存される.Line Bufferのデータはブロック毎にHSV Gen(HSV ヒストグラム計算回路)に送られ,並列に処理される.各HSV Genはそれぞれ1ブロック分の画素データを変換し,ブロック特徴量をFrame Tempに保存する.1フレーム分のブロック特徴量を計算し終わったら,Frame TempのデータをFrame Curr(現フレーム),Frame Prev(過去フレーム)へと順に移動させていく.

ブロック類似度計算回路では現フレームと過去フレームのブロック間類似度を求め,1次割当計算回路では,最適ブロック間対応を求める.

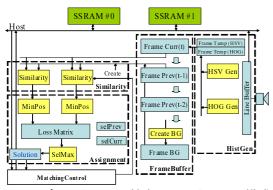


図 4 ブロックフロー抽出ハードウェアの構成

#### 4.1 HSV ヒストグラム計算ハードウェア

HSV Gen(HSV ヒストグラム計算回路) は RGB を HSV に変換し , HS と V のヒストグラムを計算する回路である.ただし , 0.2 S かつ 0.2 V 0.9 の場合のみ HS ヒストグラムに値を加算する.また , RGB 各 8bit の入力の最大値を MAX , 最小値を MIN とおく.

S の bin 番号  $(0 \sim 3)$  の計算:式 (2) に示す S の計算を除算器で行い,最上位 2bit を S の bin 番号とする.

$$S = \frac{MAX - MIN}{MAX} \tag{2}$$

 $\mathbf{H}$  の  $\mathbf{bin}$  番号  $(0 \sim 5)$  の計算:RGB の大小関係から式 (3) に示す場合分けで求める.

$$H$$
 の  $bin$  番号 = 
$$\begin{cases} H = 0, R > G & B, \\ H = 1, G & R > B, \\ H = 2, G > B & R, \\ H = 3, B & G > R, \\ H = 4, B > R & G, \\ H = 5, R & B > G, \end{cases}$$
 (3)

 $\mathbf{HS}$  の  $\mathbf{bin}$  番号  $(0 \sim 23)$  の計算:H の bin 番号× 4+S の bin 番号 を計算し, $\mathbf{HS}$  の  $\mathbf{bin}$  番号とする.

f V の f bin 番号  $(0\sim7)$  の計算:V の計算式である V=MAX の最上位  $3{
m bit}$  を V の f bin 番号とする.

処理速度は 16clock/pixel(50MHz) であり, 40 並列で用いた場合, 30fps の QVGA 画像入力を実時間で処理できる. HSV ヒストグラム計算回路の構成を図 5 に示す.

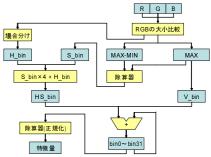


図 5 HSV Gen(HSV ヒストグラム計算回路) の構成

## 4.2 ブロック類似度計算ハードウェア

Similarity(ブロック類似度計算回路) は Frame Buffer に保存された特徴量から差分絶対値和を計算する.1次割当計算回路に送るコスト行列は内蔵メモリに保存するには容量が足りないため, Similarity は類似度を逐次計算する必要がある.類似度計算回路の構成を図6に示す.図6の回路は2並列で32bin あたり17clockで処理できる.QVGAではこれを1200セット組み込む必要がある.

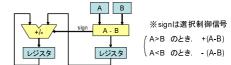


図 6 Similarity(ブロック類似度計算回路) の構成

## 5 予想回路規模

HSV Gen と Similarity のコンパイル結果を図 3 に示す. Similarity は現段階では回路規模が大きいため, 150並列とした. ロジック設計ソフトは Altera 社の Quartus II 9.0 を用いた. また, FPGA は Altera 社の EP3SL150を使用した.

表 3 予想回路規模

	HSV Gen (40 並列)	Similarity (150 並列)	EP3SL150 全体
Combinational ALUTs	32,720	11,100	113,600
Dedicated logic registers	14,880	11,850	113,600
Total block memory bits	108,800	0	5,630,976

## 6 まとめと今後の課題

物体の形状は急激には変化しないという仮定のもとでは,比較的簡単な特徴量及び類似度計算手法を用いても良好なフローが得られることをソフトウェアシミュレーションで示した.また,メモリ効率が良く比較的小規模な HSV ヒストグラム計算ハードウェア及び類似度計算ハードウェアを提案した.

今後の課題として,回路の小型化,類似度計算の高速化,HOG特徴量の併用が挙げられる.

本研究の一部は基盤研究 (C)22500149 による.

#### 参考文献

[1] Zhu Li, et al. "Motion Estimation ...", APCCAS2010.