

ハードウェアによる雑音除去処理の検討

山田彰巧[†] 松崎隆哲[‡]

近畿大学大学院 産業技術研究科[†] 近畿大学 産業理工学部[‡]

1 はじめに

近年、雑音除去処理技術は我々が日常的に使用する、携帯電話やオーディオ機器に広く用いられている。これまで雑音除去処理はソフトウェアで行われてきたが、雑音除去技術の高性能化に伴い演算時間の増加といった問題が生じてきている。

雑音除去処理における演算時間の増加問題はソフトウェアのアルゴリズムの見直しやハードウェアによる回路の並列化で解決できる可能性はあるが、それぞれに長所と短所が存在するため、一概にどちらの方式が雑音除去処理に最適であるかを決定することは困難である。

そこで本研究では再設計や書き換えが容易なハードウェアを用い、リアルタイムでの雑音除去が可能であるか検討を行う。雑音除去処理をハードウェアで行う際、繰り返し演算が必要な部分の回路を並列化[1]する。これにより、ソフトウェアでの雑音除去処理の問題点であった演算処理の時間を短縮し、ハードウェアによるリアルタイムでの雑音除去を目指す。

2 一般的な雑音除去処理

デジタル信号処理は、LSI(Large Scale Integration)に加減算や乗算器等のフィルタ演算やメモリ処理を集積することで発展を遂げてきた。

一般的な雑音除去では、まず入力されたアナログ信号をデジタル信号に変換するため、ソフトウェアにより定めたサンプリングレートに従い標本化し、量子化を行った後、符号化する。そして、符号化された信号に対してICA(Independent Component Analysis)[2]等の雑音除去処理を行い復号化することで、元の入力信号から雑音を取り除く。

ソフトウェアを用いた雑音除去処理方式では、保存された音声データを順番に処理する逐次方式であるため、ICA等の雑音除去処理を行うと、

同じ演算を繰り返すことになり処理時間がかかる。したがって、ソフトウェアを用いた場合は、リアルタイム雑音除去処理の実現は困難である。

3 FPGA ボードを用いた雑音除去処理

本研究では、FPGA ボード上にリアルタイムでの雑音除去システムが実装可能であるかを検討する。入出力は、音声入力インターフェースをラインインに、音声出力インターフェースをラインアウトとし、入力装置にマイク、出力装置にスピーカーを用いる。FPGA に実装する雑音除去アルゴリズムは演算量や演算時間、雑音除去の精度を比較し検討を行う。

FPGA ボード上での雑音除去処理のおおまかな流れを図1に示し、以下に詳細を記す。

1. マイク等からのアナログ入力信号をラインインに入力
2. 取り入れたアナログ信号をデジタル信号に変換
3. 変換された信号の一部を FPGA に搭載されているメモリに保存
4. FPGA による ICA 等の雑音除去アルゴリズムを保存した一部の音声データに適用し雑音除去
5. 雑音除去処理されたデジタル信号をアナログ信号に変換
6. アナログ信号をラインアウトからスピーカーへ出力

FPGA による雑音除去処理では、4.の雑音除去処理を実現する回路を並列化し計算時間の短縮を図る。すなわち、FPGA に雑音除去処理の演算を行う回路を複数個実装することによって、雑音除去処理をハードウェア上で並列に処理し、演算の高速化を図る。

雑音除去処理の達成を決定するためには、雑音除去処理が行われる前のデータと行われた後のデータを比較する必要があるため、データを保存するための機構が必要となる。

A research of noise reduction using Hardware.

[†]Akiyoshi Yamada, Graduate school of advanced technology, Kinki University.

[‡]Takanori Matsuzaki, Faculty of Humanity-Oriented Science and Engineering, Kinki University.

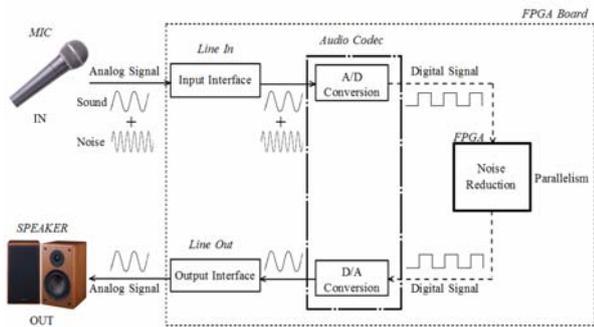


図 1: FPGA ボードを用いた雑音除去処理の流れ

4 オーディオコーデックによる信号の取り扱い

FPGA ボードはそのままの状態では音声を取り扱うことができないため、まずは音声を取り扱えることが必要である。そこで本研究では FPGA ボードに搭載されている A/D 変換や D/A 変換を行うオーディオコーデックを用いる。

オーディオコーデックは、符号化や復号化の処理を音声に対して行うことに特化している。オーディオコーデックを用いることで、標本化、量子化、符号化までの処理や復号化の処理を一括して行える。これにより、オーディオコーデックを用いることで FPGA 上での音声の取り扱いが可能となる。

5 メモリを用いた一部音声データの保存

雑音除去処理を行うには、A/D 変換された膨大な量の離散値データを一部切り出して保存し、雑音除去処理を行う必要がある。

本研究では音声データの保存を FPGA に搭載されている M4K[3]メモリ上で行う。図 2 に一部切り出した音声データの処理の流れを示す。M4K メモリは用いるデバイスによって容量が異なり、本研究で用いる M4K デバイスでは、1 ブロック 4096 ビットで 105 ブロックのトータル RAM ビット 483840 ビットにより構成されている。

FPGA ボード上のオーディオコーデックのデフォルト設定値では A/D 変換した音声データの 1 つの離散値データサイズは 6 バイトとなる。したがって、最大 10080 個のデータを保存できる。これは、デフォルト状態において約 0.21 秒間の音声データを保存することができる。しかしながら、雑音除去処理に要する時間を算出し、音声データの品質に関するリアルタイムでの雑音除去処理を行うにあたり、雑音除去処理にかかる時間を考慮し、メモリに保存するデータサイズを決定しなければならない。そのため、サンプリングレートおよび量子化ビット数を調整し、離散値データのデータサイズをリアルタイム雑音除去処理が可能である適切な値へと変更する

ことが必要となる。

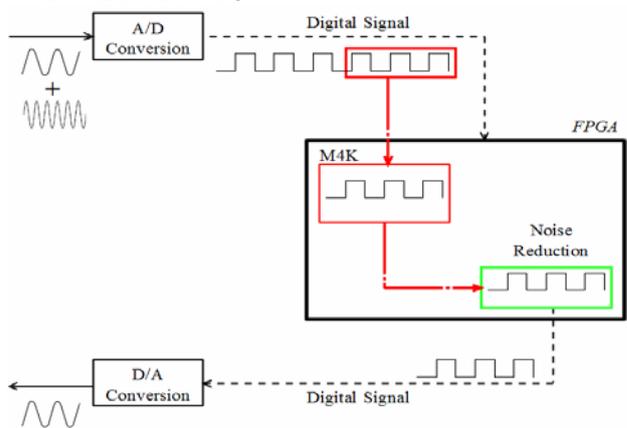


図 2: M4K を用いた一部音声データの取り扱い

6 おわりに

本研究では、ハードウェアの特徴である回路の並列化を用いることで演算時間を短縮し、ハードウェアによるリアルタイムでの雑音除去が可能であるかの検討を行っている。

ハードウェアでの雑音除去処理を行うために、まず FPGA ボードに搭載されているオーディオコーデックを用いて音声信号の取り扱いを可能にした。次に A/D 変換された音声データの一部を FPGA に搭載されている M4K メモリに保存する。そして、保存された一部の音声データに対して ICA 等の雑音除去アルゴリズムを用いて雑音除去処理した後、出力する。これらの回路を設計し FPGA へ実装することによりリアルタイム雑音除去処理の検討を行える。雑音除去処理の評価は、取り出したい音声と雑音が入力信号をマイクより入力し、FPGA での雑音除去処理を経て取り出したい音声のみがスピーカーより出力されるかを実験し、雑音除去処理を行う前後の音声データの比較により行う。

今後、FPGA ボード上にリアルタイム雑音除去処理に必要なシステムを構築する。

参考文献

- [1]H.Du, H.Qi, "A Reconfigurable FPGA System for Parallel Independent Component Analysis," EURASIP Journal on Embedded Systems, pp.1-12, 2006.
- [2]C.Charoensak, F.Satter, "Design of Low-Cost FPGA Hardware for Real-time ICA-Based Blind Source Separation Algorithm," EURASIP Journal on Applied signal Processing, pp.3076-3086, 2005.
- [3]Altera Corporation, "Cyclone II Device Handbook Volume1," 2005.